الجمهورية الجزائرية الديمقر اطية الشعبية

République Algérienne Démocratique et Populaire

Ministère de l'Enseignement Supérieur Et de la Recherche Scientifique Ecole Supérieure des Sciences Appliquées d'Alger



وزارة التعليم العالي والبحث العلمي

المدرسة العليا في العلوم التطبيقية بالجزائر

DEPARTEMENT DU SECOND CYCLE

Mémoire de Fin d'Etudes

En vue de l'obtention du diplôme d'ingéniorat d'état

Filière : Electrotechnique

Spécialité : Traction électrique

Thème :

Modulation et commande d'un onduleur à troisniveaux T-NPC : Etude et implémentation

Présenté par : BERRAMDANE

Mohammed Riadh

BOUTEFARA Houssem Eddine

Soutenu le : 17/07/2021

M.Abdelkader Teffahi M.Ammar Guellal M.Ali Benachour Encadré par : Dr Benachour Ali

Devant le jury composé de :

Président

Examinateur

Encadreur

Binôme N° : 6./PFE /TR/ 2021

Remerciement

Nous remercions Allah, le tout puissant pour nous avoir alloué suffisamment de volonté, nous avoir accordé la toute la patience et la santé durant toutes ces années d'études du cursus de formation.

Nous remercions de manière exceptionnelle et singulière le Docteur BENACHOUR Ali, notre encadreur pour les efforts qu'il n'a pas manqué de consentir envers nous, pour l'apport déterminant et valeureux qu'il a bien voulu nous accorder et pour le soutien scientifique et moral.

Nos remerciements vont à Monsieur SAKHRI Sabri, pour les conseils qu'il n'a pas manqué de nous donner, pour l'appui technique et moral.

Nous n'oublions pas remercier le binôme de l'Ecole Polytechnique d'Alger pour la collaboration et la concertation que nous avons eu le long de l'élaboration de notre travail de recherche.

Nous remercions le collectif des enseignants de l'Ecole Supérieure des Sciences Appliquées d'Alger ESSA d'Alger, qui nous enseigné les techniques et les procédés de l'électrotechnique et de la traction électrique. Nos remerciements, les plus chaleureux, vont au Staff de la direction de l'Ecole et l'ensemble du personnel administratif et d'exécution.

Enfin, nos remerciements à nos camarades de l'Ecole ESSA, pour qui nous souhaitons toute la réussite dans leurs études et leur vie professionnelle. N'oublions pas nos parents qui nous ont soutenu passionnellement et se sont inquiété tout le long de notre formation d'ingénieur.

Dédícaces

Le présent travail est dédié à tous les hommes et toutes les femmes de la Science qui ont mis leur intelligence, leur génie et leur savoir au service de l'humanité. Ceux qui ont inventé l'énergie électrique et qui ont œuvré pour son développement et son épanouissement dans le but de faire avancer toute l'humanité vers des horizons plus hauts et plus confortables. C'est grâce à leur génie et leur savoir-faire, que les humains disposent aujourd'hui du confort et des bienfaits d'une énergie propre dite l'énergie électrique.

Il est dédié au Professeur BENACHOUR Ali, notre promoteur pour son soutien déterminant, pour son accompagnement le long de l'élaboration de ce travail. Il lui est dédié au titre de son apport technique et moral, inégalable et incomparable.

Il est dédié à nos parents pour les sacrifices qu'ils ont bien voulu consentir pour que nous aboutissions à cette fin de cycle d'ingénieur. Il est dédié à nos frères et sœurs pour leur soutien moral et matériel.

Résumé:

L'objectif principal de ce projet est l'étude la commande et la réalisation d'un convertisseurs multi-niveaux T-type triphasé. L'étude a été entamé par un état de l'art sur les structures multi-niveaux et l'intérêt Porté pour ces structures ainsi que ceux du triphasé.

Ensuite, les différentes stratégies de modulation appliquées à cette structure ont été simulé sur MATLAB SIMULINK, suivi par une comparaison entre eux afin de bien définir les avantages et les inconvénients de chaque stratégie. Puis, une présentation des différentes parties du convertisseur a été fait incluant une partie dédié a la carte de commande utilisée qui est la carte STM32F4 . En final une validation expérimentale des différentes stratégies de modulation avec différente type de charge a été effectuée pour confirmer les résultats obtenus par simulation. Les résultats ont montrées que l'implémentation des stratégies de commande est possible avec des résultats similaire à la simulation et que la SVM et la THIPWM(unipolaire) sont les meilleures au niveau du THD et la plage de linéarité.

Mots clés T-NPC, pleine onde, MLI-précalculé, MLI triangulo sinusoïdale, SVM, SM32F4-Discovery ,multi-niveaux.

Keywords T-NPC, full wave, precalculated PWM, SPWM, SVM, SM32F4-Discovery,multilevel.

ملخص

يتمحور هذا المشروع بشكل اساسي على دراسة و صنع نموذج مموج ثلاثي الطور ذو ثلاثة مستويات (T-NPC) ، بدانا دراستنا بتقديم نبده عن المموجات المصفوفية و تعميمات عن مختلف اشكالها بعد ذلك بمحاكاة مجموعة من التقنيات على المموج ثلاثي الطور، تتمثل هذه التقنيات في (PWM) ، (PWM) مع حقن التوافقي الثالث ، اضافة الى استراتيجية التحكم الشعاعي (SVM) بالإضافة الى استراتيجية تحكم الموجة التامة تحت برنامج MATLAB SIMULINK ما مكن من الوصول الى تفسير و مقارنة النتائج المتحصل عليها ، في الخطوة التالية ، تم تقديم دراسة اجزاء -STM32F4 ما مكن من Discovery المستخدمة في الدراسة التطبيقية مع وصف دقيق للأجزاء المكونة النموذج التطبيقي .الجزء الاخير من هذا العمل يتمحور حول التنفيذ التطبيقي للنموذج ثلاثي الطور و التحقق التجريبي من النتائج و المقارنة بين التقنيات التحكم المدروسة. أظهرت النتائج أن تنفيذ استراتيجيات التحكم ممكن مع نتائج مشابهة للمحاكاة وأن SVM و (أحادي القطب) هما الأفضل على مستوى THIPWM والمدى الخطي.

كلمات مفتاحية: المموج (T-NPC), موجة كاملة, تعديل عرض النبضات، تعديل عرض النبضات محسوبة مسبقًا ، التحكم الشعاعي، SM32F4-Discovery ، متعدد المستويات.

TABLE DES MATIERES

DE	PARTEMEN	NT DU SECOND CYCLE	0		
	LISTE D	ES SYMBOLES ET ABREVIATION	10		
IN	roductio	ON GENERALE	1		
СН	APITRE I:	ETUDE THEORIQUE DES ONDULEUR MULTINIVEAUX	4		
INT	RODUCTION		4		
I.1	Interet et c	CONCEPT DES ONDULEURS MULTI-NIVEAUX	4		
I.2	Les differe	ENTES TOPOLOGIES DES ONDULEURS MULTI NIVEAUX	7		
	I.2.1	Onduleur clampé par le neutre (Neutral Point Clamped NPC):	7		
	I.2.1.1	Principe de fonctionnement des onduleurs à structure NPC :	7		
	I.2.1.2	Avantages de la topologie NPC	8		
	I.2.1.3	Inconvénients de la topologie NPC	8		
	I.2.2	La topologie au condensateur flotteur (Flying Capacitor FC) :	8		
	I.2.2.1	Principe de fonctionnement de la topologie FC :	9		
	I.2.2.2	Avantages de la topologie FC	10		
	I.2.2.3	Inconvénients de la topologie FC	10		
	I.2.3	La topologie en pont H cascadé	10		
	I.2.3.1	Principe de fonctionnement d'une cellule	11		
	I.2.3.2	Avantages de la topologie CHB	11		
	I.2.3.3	Inconvénients de la topologie CHB	12		
I.3	AUTRES TOP	OLOGIES	12		
	I.3.1	10nduleur clampé activement par le neutre (Active Neutral Point Cl	amped		
	ANPC)	13			
	I.3.2	Onduleur NPC raccordé au réseau Z-source	14		
	I.3.3	Onduleur multiniveau compact à condensateur commuté interconnec	cté (C3-		
	SCMLI) Top	pologie avec un nombre de commutateurs réduit)	14		
	I.3.4	Un onduleur à 13 niveaux à condensateur commuté avec un nombre	réduit		
	de commutateurs)				
	I.3.5	La topologie à plusieurs niveaux Avec nombre réduit (4S-15L) de			
	commutateu	urs):	15		

I.4	ONDULEURS	MULTINIVEAUX A STRUCTURES T-NPC :	16
	I.4.1	Avantages de la topologie T-NPC :	19
	I.4.2	Inconvénient de la topologie T-NPC :	19
I.5	Comparaiso	N ENTRE LES TOPOLOGIES NPC, T-NPC ET ANPC :	19
I.6	APPLICATION	'S DES ONDULEURS MULTINIVEAUX	21
	I.6.1	Amélioration de la qualité de l'énergie	21
	I.6.2	Interconnexion des énergies renouvelables	22
	I.6.3	Variateurs de vitesse	22
I.7	ÉTAT DE L'AR	T DES STRATEGIES DE MODULATION :	23
	I.7.1	Méthode de modulation de largeur d'impulsion sinusoïdale à base de	
	porteuses (St	ine Pulse Width Modulation SPWM)	25
	I.7.2	Méthodes de modulation de largeur d'impulsion avec l'injection	
	d'harmoniqu	ie :	25
	I.7.3	La modulation calculée :	26
	I.7.4	Modulation de largeur d'impulsion vectorielle (SVPWM) :	26
	I.7.5	Commande à pleine onde (full-Wave) :	26
<i>I</i> .8	CONCLUSION	·	27
стт		NE COMMANDE DE L'ONDIL EUD TINDO	•
511	RATEGIES I	JE COMMANDE DE L'ONDULEUR I-NPC	
CH	RATEGIES I APITRE II:	STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC	
SТР СН. <i>П.1</i>	ATEGIES I APITRE II: Introductio	STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC	3 29 29
STE CH. <i>II.1</i> <i>II.2</i>	ATEGIES I APITRE II: Introductic Presentatic	DE COMMANDE DE L'ONDULEUR T-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC DN DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE	29 29 29 29
СН. <i>П.1</i> <i>П.2</i>	APITRE II: INTRODUCTIC Presentatic II.2.1	DE COMMANDE DE L'ONDULEUR T-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux	29 29 29 29 30
CH. 11.1 11.2	APITRE II: INTRODUCTIC Presentatic II.2.1 II.2.2	DE COMMANDE DE L'ONDULEUR T-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux Commandabilité et complémentarité des interrupteurs de	29 29 29 29 30
CH. 11.1 11.2	APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 l'onduleur T	STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC <i>ON DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE</i> <i>Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux</i> <i>Commandabilité et complémentarité des interrupteurs de</i> <i>C-NPC à 3-niveaux</i>	29 29 29 29 30
CH. 11.1 11.2	APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 l'onduleur T II.2.3	<i>STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC</i> <i>STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC</i> <i>DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE</i> <i>Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux</i> <i>Commandabilité et complémentarité des interrupteurs de</i> <i>Commandabilité et complémentarité des interrupteurs de</i> <i>Tension mode commun :</i>	29 29 29 30 32 32
SI СН. II.1 II.2	APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 I'onduleur T II.2.3 MODELISATIO	STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux Commandabilité et complémentarité des interrupteurs de C-NPC à 3-niveaux Tension mode commun :	29 29 29 30 32 32 32
СН. <i>II.1</i> <i>II.2</i>	APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 l'onduleur T II.2.3 MODELISATIO II.3.1	STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux Commandabilité et complémentarité des interrupteurs de C-NPC à 3-niveaux Tension mode commun : DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Fonctions de connexion	3 29 29 30 32 32 32 32 32
СН. <i>II.1</i> <i>II.2</i>	APITRE II: APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 l'onduleur T II.2.3 MODELISATIO II.3.1 II.3.2	<i>STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC</i> <i>STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC</i> <i>DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE</i> <i>Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux</i> <i>Commandabilité et complémentarité des interrupteurs de</i> <i>Commandabilité et complémentarité des interrupteurs de</i> <i>Tension mode commun :</i> <i>DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE</i> <i>Fonctions de connexion</i> <i>Tensions simples par rapport au point milieu Vio</i>	3 29 29 29 30 32 32 32 32 32 32 32
СН. <i>II.1</i> <i>II.2</i>	APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 l'onduleur T II.2.3 MODELISATIO II.3.1 II.3.2 II.3.3	DE COMMANDE DE L'ONDULEUR T-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux Commandabilité et complémentarité des interrupteurs de C-NPC à 3-niveaux Tension mode commun : DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Fonctions de connexion Tensions simples par rapport au point milieu Vio Tensions composées	3 29 29 30 32 32 32 32 32 32 32 32 32 32 32 32
СН. <i>II.1</i> <i>II.2</i>	APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 l'onduleur T II.2.3 MODELISATIO II.3.1 II.3.2 II.3.3 II.3.4	SE COMMANDE DE L'ONDULEUR I-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC ON DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux Commandabilité et complémentarité des interrupteurs de Commandabilité et complémentarité des interrupteurs de COMMANDE DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Fonctions de connexion Tensions de connexion Tensions simples par rapport au point milieu V _{io} Tensions composées Tensions simples par rapport au neutre de la charge	3 29 29 29 30 32 32 32 32 32 33 33 33
SI СН. II.1 II.2	APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 l'onduleur T II.2.3 MODELISATIO II.3.1 II.3.2 II.3.3 II.3.4 II.3.5	STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux Commandabilité et complémentarité des interrupteurs de C-NPC à 3-niveaux Tension mode commun : DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Fonctions de connexion Tensions simples par rapport au point milieu V ₁₀ Tensions composées Tensions simples par rapport au neutre de la charge Courants d'entrée	
STE CH. II.1 II.2 II.3	APITRE II: INTRODUCTIO PRESENTATIO II.2.1 II.2.2 l'onduleur T II.2.3 MODELISATIO II.3.1 II.3.2 II.3.3 II.3.4 II.3.5 STRATEGIES I	DE COMMANDE DE L'ONDULEUR I-NPC STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC DN DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux Commandabilité et complémentarité des interrupteurs de -NPC à 3-niveaux Tension mode commun : DN DE L'ONDULEUR A STRUCTURE T-NPC A 3 NIVEAUX TRIPHASE Fonctions de connexion Tensions simples par rapport au point milieu V ₁₀ Tensions composées Tensions simples par rapport au neutre de la charge Courants d'entrée DE MODULATION DES ONDULEURS MULTINIVEAUX	3 29 29 30 32 32 32 32 32 32 32 32 33 34 35 35

	II.4.2	Modulation à largeur d'impulsion MLI (Pulse width modulation PWM).	40
	II.4.2.1	Modulation à largeur d'impulsion triangulo-sinusoïdale (Sine Pulse W	idth
	Modulatio	n SPWM)	40
	II.4.2.2	Modulation à largeur d'impulsion avec injection des harmoniques de rar	ng 3
	(Third Har	monic Injection Pulse Width Modulation THIPWM)	53
	II.4.2.3	Modulation à largeur d'impulsion vectorielle (Space Vector Pulse W	idth
	Modulatio	n SVPWM)	58
	II.4.2.4	Modulation à largeur d'impulsion calculée	71
	II.4.3	Comparaison entre les techniques de modulation :	76
II.5	CONCLUSION	·	79
DIN	MENSIONNE	MENT DE L'ONDULEUR T-NPC	81
CH	APITRE III:	DIMENSIONNEMENT DE L'ONDULEUR T-NPC	82
III. I	I Introductio	N	82
<i>III.2</i>	PRESENTATIO	N DE PROTOTYPE	82
III.3	3 PARTIE COMM	1ANDE	83
	III.3.1	Introduction sur la carte STM 32 F4 -Discovery	83
	III.3.2	Les interruptions	85
	III.3.3	Les Timer	89
	III.3.3.1	Unité maitre / esclave (Master/slave unit)	90
	III.3.3.2	Unité de base de temps (base time unit)	93
	III.3.3.3	Unité de canaux de temporisation	96
	III.3.3.4	Unité de fonction de coupure (Break feature unit)	99
	III.3.3.5	Timer Interrupts	99
III.4	<i>4 Partie inter</i>	FACE PUISSANCE-COMMANDE	. 100
	III.4.1	Circuit de l'optocoupleur driver	100
	III.4.2	Circuit d'alimentation stabilisé :	101
	III.4.2.1	Transformateur	102
	III.4.2.2	Redresseur simple alternance :	102
	III.4.2.3	Filtre capacitif	102
	III.4.2.4	Condensateur de découplage C ₃	103
	III.4.2.5	Résistance <i>R</i> ₁	103
	III.4.2.6	Régulateur de tension	103
	III.4.3	Création de temps mort par voix analogique	103

III.	5 Partie puiss	SANCE	105
	III.5.1	Pont à diode	106
	III.5.2	Bus continu	106
	III.5.3	Résistance d'équilibrage	108
III.	6 Onduleur T	Γ-NPC A 3 NIVEAUX	108
	III.6.1	Module IGBT	108
	III.6.2	IGBTs du point milieu	109
	III.6.3	Radiateur	109
III.	7 Partie mesu	IRE ET PROTECTION	110
	III.7.1	Mesure de la tension	110
	III.7.2	Mesure du courant	111
	III.7.3	Circuit d'adaptation	111
	III.7.4	Protection contre les surcharges et les court-circuites	112
	III.7.5	Protection des composants de puissance	112
	III.7.5.1	Résistance du circuit CALC	
	III.7.5.2	Capacité du circuit CALC	
	III.7.5.3	Protection contre les surcharges	
	III.7.6	Conclusion	114
IV		116	
CC	NCEPTION	ET MISE EN ŒUVRE DU PROTOTYPE	
CH	IAPITRE IV:	CONCEPTION ET MISE EN ŒUVRE DU PROTOTYPE	
IV.	1 Introductio	<i>DN</i>	117
IV.	2 Presentatic	ON DU CIRCUIT IMPRIME	117
IV.	3 Schematisa	TION DU PROTOTYPE « ONDULEUR T-NPC A 3 NIVEAUX »	118
	IV.3.1	Circuit de génération du temps mort (RDC)	118
	IV.3.2	Circuit interface commande puissance et son alimentation	119
	IV.3.3	Circuit de puissance	120
IV.	4 Procedure	DE LA REALISATION DU PROTOTYPE DE L'ONDULEUR T-NPC	121
	IV.4.1	Constitution du PCB de l'onduleur T-NPC	122
	IV.4.2	Constitution du prototype de l'onduleur T-NPC	123
	125		
IV.	5 L'implement	TATION DES STRATEGIES DE MODULATION SUR L'ONDULEUR T-NPC	125

IV.5.1	La commande pleine onde :			
IV.5.2	La MLI pré-calculé :	127		
IV.5.3	MLI triangulo-sinusoïdale :			
IV.5.3.1	MLI bipolaire :			
IV.5.3.2	MLI unipolaire :			
IV.5.4	MLI avec injection de la 3éme harmonique :	134		
IV.5.5	MLI vectorielle :	137		
IV.5.6	Conclusion :	140		
CONCLUSION	GENERALE	142		
BIBLIOGRAPH	BIBLIOGRAPHIQUES			

LISTE DES SYMBOLES ET ABREVIATION

		Signification			
	AC	Courant alternatif (Alternating Current)			
	ANPC	Clampé activement par le neutre (Actif Neutral Point			
		Clamped)			
	СНВ	Pont en H cascadé (Cascaded H-bridge)			
	DC	Courant continu (Direct Current)			
	FACTS	Flexible Alternating Current Transmission System			
	FC	Condensateurs flottants (Flying Capacitor)			
	IGB	Transistor bipolaire à grille isolée (Insulated Gate Bipolar			
	Т	Transistor)			
	MOSFET	Transistor à effet de champ à grille isolée			
	MSSC	Cellules de commutation multi-états (Multi-State Switching			
ns		Cell)			
.0	MT	Moyenne Tension			
at	NPC	Clampé par le neutre (Neutral Point Clamped)			
N	NPP	Piloté par le neutre (Neutral Point Piloted)			
) ré	PW	Pulse Width Modulation			
Ak	Μ				
Γ	Si	Silicium			
Γ	SiC	Carbure de Silicium			
	SPWM	Modulation de largeur d'impulsion sinusoïdale à base de			
		porteuse			
-	SVPWM	Modulation de largeur d'impulsion vectorielle			
-	SVC	Compensateur de la puissance réactive (Static VAr			
		Compensator)			
	THD	Taux de Distorsion Harmonique [%]			
es	V _{DC}	Tension de la source continue [V]			
ō	Vs	Tension de sortie [V]			
q	VSI	Voltage Source Inverter			
۲ ک	K	Commutateur de puissance (Interrupteur)			
Ś	T	Transistor			
-	 D	Diode			
-	<u> </u>	Canacité			
F	 R				
╞		Courant qui circule dans l'interrunteur [A]			
	1 K				

LISTE DES FIGURES

Figure I-1 Schéma d'un bras d'onduleur à (a) deux niveaux, (b) trois niveaux, (c) neuf niveau	ιx
[3]	5
Figure I-2 La tension de sortie d'un bras d'onduleur à (a) deux niveaux, (b) trois niveaux, (c)	
neuf niveaux [3]	5
Figure I-3 Les différentes topologies des onduleurs multi-niveaux	6
Figure I-4 Schéma d'un onduleur NPC à 3 niveaux	7
Figure I-5 Structure de l'onduleur FC à 3 niveaux triphasé	9
Figure I-6 : Structure de l'onduleur H-bridge à 3 niveaux triphasé [17]	11
Figure I-7 : schéma des onduleurs (a)ANPC (b) NPC raccordé à une source de type « Z $\!$	»
(c)C3-SCMLI	13
Figure I-8 : Structures des onduleurs T-NPC	16
Figure I-9 : diagramme vectoriel spatial d'un convertisseur de type T à trois niveaux	17
Figure I-10 : Onduleur T-NPC proposé à base de condensateurs commutés	18
Figure I-11 : Rendement mesuré du NPC et du T-NPC pour différentes fréquences de	• •
commutation et puissances de sortie[45]	20
Figure I-12 Topologies de connexion pour les dispositifs de puissance personnalisés : (a)	22
DSTATCOM, (b) DVR, et (c) UPQC.	22
Figure 1-13 : classement des methodes de modulation courantes pour les onduleurs	24
Figure L 14 , signal MI L binalaire	24
Figure I-14: Signal MLI dipolarie	20
Figure II-1: Structure de l'onduleur 1-NPC à 5-inveaux inpliase	29
rigure II-2. Differences configurations fonctionnenes d'un oras de l'onduieur 1-NPC à 5-	31
Figure II-3. Simulation de l'onduleur T-NPC 3N avec la technique pleine onde pour $\alpha = 0.4$) (a)
Tansion de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du	(a)
courant de sortie	37
Figure II-4 Simulation de l'onduleur T-NPC 3N avec la technique pleine onde pour $\alpha = 0.3$	(a)
Tension de sortie (h) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du	(u)
courant de sortie	38
Figure II-5 · Variation du THD en fonction du rapport exclique α de la technique pleine onde	<u>,</u>
i igure il 5 : Vallation da 1115 en fonetion da rapport eyenque a de la teennique piente ond	39
Figure II-6 : Tension mode commun de la technique pleine onde	39
Figure II-7 : Principe de la technique MLI triangulo-sinusoïdale (LS-PWM)	43
Figure II-8 : Principe de la technique MLI triangulo-sinusoïdale (PS-PWM).	44
Figure II-9 : Simulation de l'onduleur T-NPC 3N avec la technique MLI sinusoïdale (LSPW)	(N
pour $r=1$, $m=200$ (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sor	tie
(d) Spectre du courant de sortie	45
Figure II-10 Simulation de l'onduleur T-NPC 3N avec la technique MLI sinusoïdale (LSPW)	M)
pour $r = 1$, $m = 40$ (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de	,
sortie (d) Spectre du courant de sortie	46
Figure II-11 : Simulation de l'onduleur T-NPC 3N avec la technique MLI sinusoïdale	
(LSPWM) pour r = $2/\sqrt{3}$, m= 200 (a) Tension de sortie (b) Spectre de la tension de sortie (c))
Courant de sortie (d) Spectre du courant de sortie	47

Figure II-12 : Tension mode commun de la technique MLI sinusoïdale (LSPWM)48
Figure II-13 : (a) Courbe de réglage de la technique LS-PWM (b) Variation du THD en
fonction du taux de modulation r de la technique LS-PWM
Figure II-14 : Simulation de l'onduleur T-type 3N avec la technique MLI sinusoïdale
(PSPWM) pour $r = 1$, $m = 20$ (a) Tension de sortie (b) Spectre de la tension de sortie(c)
Courant de sortie (d) Spectre du courant de sortie
Figure II-15 Simulation de l'onduleur T-type 3N avec la technique MLI sinusoïdale (PSPWM)
pour $r = 2/\sqrt{3}$, $m = 200$ (a) Tension de sortie (b) Spectre de la tension de sortie(c) Courant de
sortie (d) Spectre du courant de sortie
Figure II-16 : Tension mode commun de la technique MLI sinusoïdale (PSPWM)52
Figure II-17 : (a) Courbe de réglage de la technique (PS-PWM) (b) Variation de THD en
fonction du taux de modulation r pour technique (PSPWM)
Figure II-18 : Principe de la technique MLI avec injection de l'harmonique du rang 3
Figure II-19 : Simulation de l'onduleur T-NPC 3N par la technique THIPWM pour $\mathbf{r} = 2/\sqrt{3}$ et
$\mathbf{m} = (\mathbf{a})$ Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre
du courant de sortie
Figure II-20 : Simulation de l'onduleur T-NPC 3N par la technique THIPWM pour r
=1,2 et $m = 20$ (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie
(d) Spectre du courant de sortie
Figure II-21 : Tension mode commun de la technique THIPWM 57
Figure II-22 : (a) Courbe de réglage de la technique THIPWM. (b) Variation de THD en
fonction du taux De modulation r pour la technique THIPWM
Figure II-23 : Transformation de ABC en αβ
Figure II-24 : Diagramme vectoriel de l'onduleur T-NPC triphasé
Figure II-25 : Secteurs et régions du diagramme vectoriel
Figure II-26 : Projection du vecteur d'espace dans le 1er secteur
Figure II-27: Sens d'application des vecteurs
Figure II-28: Simulation de l'onduleur T-NPC 3N avec la technique MLI vectorielle pour $\mathbf{r} =$
0 . , $\mathbf{m} = 200$ (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d)
Spectre du courant de sortie
Figure II-29 : Simulation de l'onduleur T-NPC 3N avec la technique MLI vectorielle pour $\mathbf{r} =$
$2/\sqrt{3}$, m = 200 (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie
(d) Spectre du courant de sortie
Figure II-30 : Simulation de l'onduleur T-NPC 3N avec la technique MLI vectorielle pour $\mathbf{r} =$
1,2, $\mathbf{m} = 200$ (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d)
Spectre du courant de sortie
Figure II-31 : Tension mode commun de la technique MLI vectorielle
Figure II-32 : (a) Courbe de reglage de latechnique MLI vectorielle (b) Variation du THD en
fonctiondu taux de modulation \mathbf{r} pour la technique MLI vectorielle
Figure II-33 : Allure de la tension MLI
Figure 11-34 : 11-35 Simulation de l'onduieur 1-NPC 3N avec la technique MLI calcule pour
l elimination de H ₅ H ₇ H ₁₁ (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant
Le sorue (u) Spectre du courant de sortie
Figure 11-50: 11-57 Simulation de L'Onduleur 1-INPC SIN avec la technique MLI calcule pour
Tension de sortie (h) Spectre de la tension de sortie (c) Courset de sortie (d) Spectre de
rension de sortie (D) spectre de la tension de sortie (C) Courant de sortie (d) spectre du
Eigura II 28 : tansion mode commun de le technique MI Leslevité
rigure n-56, tension mode communi de la technique MLI calcule

Figure II-39 : (a) Comparaison entre les courbes de réglage des 3 techniques de modul	lation (b)
Comparaison entre les THD des 3 techniques de modulation	
Figure II-40 : Types de zones de fonctionnement pour les différentes stratégies democ	lulation.
Figure III-1:STM32 CubeIDE \therefore	
Figure III-2: Schema du principe d'interruption	
Figure III-3 : Exemple de demande d'interruption par le Timer 5 (IRQ) au début de la	periode
Figure III-4 : schema simplifie des Timers avances	
Figure III-5 : Mode cascade	
Figure III-6 : Mode parallele	
Figure III-7 Mode deciencheur externe	
Figure III-8 : (a) signaux non synchronises (b) signaux synchronises	
Figure III-9 : modes de complage	
Figure III-10 : completer de repetition	
Figure III-11 : Exemple du prescaler	
Figure III-12 : inustration de la generation de signaux pour différents rapports cycliqu	es (duty
Eigune III 12 - Difference entre conten alligned et adag aligned	
Figure III-13 : Difference entre center-aingned et edge-angned	
Figure III-14 : generation de temps mort de lus	
Figure III-15 : Signal de sonie « Output Compare OCT » [76].	
Figure III-10 : Exemple a une interruption a un timer	100
Figure III-17: Circuit integre Optocoupleur - Driver HCPL-5120	100
Figure III-18 : branchement de l'optocoupieur driver HCPL-5120	102
Le génération de temps mort s'affectue anglegiquement grâce à un sireuit DDC (Figure	
La generation de temps mont's effectue analogiquement grace à un circuit KDC (Figures) en créant un retord au piveau du front montent des signaux de commande et en loissen	10 m-20)
dessendent tel qu'il est. L'insertion d'une diode D, en perellèle à la résistence R, per	n le Holli mot lo
déscendant les qu'il est. L'insertion d'une diode D_1 en paramète à la resistance N_1 , peri	ilet la
front descendent à travers le circuit PDC [72]	102
Figure III 21: circuit de génération du temps mort	103
Figure III-21: Circuit de generation du temps mort.	105
Figure III-22. Caracteristique de transistor IOD1.	105
Figure III-23 : Module leulesseul de type SKD 51/12	106
Figure III-24. Bus continu de l'onduleur à structure 1-NFC 5N[75]	100
Figure III 26: Module ICDT de type SKW1000D120D.[/4]	100
Figure III-20. Module IODT de type IIII IIIe0II IKW SUNOUT	
6200 (b) redictour on plague	alloy
D399D , (D) radiateur en praque	110
Figure III-28. Capteur de tension à effet Hall LV25-P de type LEIVI	
Figure III-29 : Circuit du capieur de courait et sa connexion interne[70]	112
Figure III-50. Schema de chicult d'adaptation	
Figure IV-1 Schema du circuit RDC pour un seur driver (Driver 1)	
Figure IV 2 présente Schéme du circuit de puissance commande et son annemation	
Figure IV 4 : Schéme du circuit de puissance.	120
Figure IV 5 : circuit imprimé d'une partie de prototyne T NDC	121
Figure IV 6 : Différents constituents de la carte imprimée de l'andulour T NDC	121 102
Figure IV 7 : Différentes parties constituent le prototure de l'ondulour T NPC 2N	123 124
Figure IV-8 · Prototype de l'onduleur T NDC 3N	124 125
Figure IV-0 signaux de commande pour la commande plaine onde	123 176
ragure ry -9 signaux de commande pour la commande piente onde	120

Figure IV-10 : Résultats expérimentaux pour la commande pleine onde pour $\alpha = 0.4$ 126
Figure IV-11 : (a) comparaison entre les résultats théorique et expérimental de la commande en
plein-onde (b)Comparaison des résultats expérimental pour deux fréquence différente f=50Hz
et f=25Hz de la commande en plein-onde
Figure IV-12: signaux de commande de la MLI pré-calculé
Figure IV-13 Résultats expérimentaux pour la MLI pré-calculé avec l'élimination des
harmonique 5,7,11
Figure IV-14 : signaux de commande de la MLI bipolaire
Figure IV-15 Résultats expérimentaux pour la MLI bipolaire avec r=1130
Figure IV-16 : (a) (b) comparaison des résultats expérimental de la MLI bipolaire pour deux
fréquence f=50Hz, f=25Hz. (c) (d)Comparaison entre les résultats théorique et expérimental
pour la MLI bipolaire
Figure IV-17: signaux de commande de la MLI unipolaire
Figure IV-18 Résultats expérimentaux pour la MLI unipolaire avec r=1132
Figure IV-19 : (a) (b) Comparaison entre les résultats théorique et expérimental de la MLI
unipolaire. (c) (d) comparaison des résultats expérimentaux de la MLI unipolaire pour deux
fréquence f=50Hz et f=25Hz133
Figure IV-20 : signaux de commande de la MLI avec injection134
Figure IV-21 Résultats expérimentaux pour la MLI avec injection avec r=1.1 et r=1.2136
Figure IV-22: (a) (b) comparaison des résultats expérimentaux de la MLI avec injection pour
deux fréquence f=50 et f=, 25 Hz. (c)(d) Comparaison entre les résultats théorique et
expérimental pour la MLI avec injection
Figure IV-23 : signaux de commande de méthode MLI vectorielle
Figure IV-24 Résultats expérimentaux pour la MLI vectorielle avec r=1.1
Figure IV-25 (a) (b) comparaison des résultats expérimentaux de la MLI vectorielle pour deux
fréquence f=50 et f=, 25 Hz. (c)(d) Comparaison entre les résultats théorique et expérimental
pour la MLI vectorielle

LISTE DES TABLEAUX

Tableau I-1 États possibles de l'onduleur NPC à 3 niveaux	8
Tableau I-2: États de fonctionnement possibles pour l'onduleur FC à 3 niveaux triphasé	9
Tableau I-3 États de fonctionnement possibles de l'onduleur H-bridge à 3 niveaux triphasé	
[18]	
Tableau I-4: Comparaison entre les structures NPC, T-NPC et ANPC	21
Tableau II-1 Différents états de l'onduleur T-NPC à 3-niveaux	30
Tableau II-2: Etat des interrupteurs pour une commande pleine onde du premier bras de	
l'onduleur 3N à structure T-NPC	
Tableau II-3: Vecteurs de sortie de l'onduleur T-NPC triphasé	60
Tableau II-4: Les rapports cycliques des différentes régions.	64
Tableau II-5 : Durées d'application des vecteurs selon la région	65
Tableau II-6: Séquences des états de l'onduleur T-NPC dans le secteur 1	66
Tableau II-7 : Comparaison entre les différentes techniques de modulation	77
Tableau III-1 : caractéristique du prototype onduleur à structure T-NPC 3N	83
Tableau III-2: Tables des adresses et leur signification	87
Tableau III-3 : Types de Timers inclus dans la STM32.	90
Tableau III-4: interconnexion interne entre les différents temporisateurs	92
Tableau IV-1 : Différents constituants de la carte imprimée de l'onduleur T-NPC	122
Tableau IV-2 : Différents parties constituants le prototype de l'onduleur T-NPC.	124

INTRODUCTION GENERALE

Avec l'avènement des différentes révolutions industrielles, les innovations techniques se succèdent et s'accélèrent pour répondre à des besoins vitaux et variés de bien-être, de confort et de sécurité des citoyens qui exigent de plus en plus, des produits et des prestations de meilleure qualité et à moindre coût. Ceci est lié en grande partie à l'évolution des technologies servant à mieux utiliser l'énergie électrique. Ces technologies sont généralement des convertisseurs dit statique[1].

Par le passé, seuls les convertisseurs classiques ont été utilisés pour les entraînements à basse tension mais les avancées des dispositifs de commutation qui ont permis l'émergence des convertisseurs plus puissants (allant de trois jusqu'à N niveaux) ont eu pour conséquence, de favoriser la croissance des industries lourdes à l'exemple de l'utilisation des éoliennes, la propulsion maritime, la traction ferroviaire et la liste est encore longue[2].

Ces avancées se sont poursuivies mettant en évidence de nouveaux défis, qui se sont soldés par d'autres améliorations des convertisseurs multiniveaux, notamment la disposition des interrupteurs de commutation permettant de mettre en œuvre de nouvelles topologies, afin d'améliorer davantage les formes d'ondes et le contenu harmonique des grandeurs de sortie. Parmi les avantages des convertisseurs multiniveaux[3] :

- ✓ Ils peuvent générer des tensions de sortie avec des distorsions plus basses.
- ✓ Ils consomment le courant d'entrée avec une très faible distorsion.
- La réduction des ondulations du couple dans les machines tournantes, ce qui permet de réduire les bruits et vibrations, et bien sûr d'augmenter le rendement.
- ✓ L'augmentation de la densité du couple.
- ✓ Ils génèrent une tension de mode commun (CM) plus petite, ainsi réduire la contrainte dans les enroulements du moteur. En outre, utilisant des méthodes de modulation sophistiquées des tensions CM peut être éliminé [4].
- ✓ Une plus grande tolérance aux défauts (court-circuit oui circuit ouvert).

L'objectif de ce travail est l'étude et la réalisation de l'onduleur à structure T-NPC à 3 niveaux, commandé par différentes modulations implémentées dans la carte de développement STM32F4-Discovery ainsi qu'une validation expérimentale avec un prototype réalisé dans le cadre de ce projet. Le travail sera divisé en 4 chapitres :

- Une synthèse sur l'état de l'art des convertisseurs multi-niveaux en introduisent toutes les structures qui existent tout en mettant en relief les avantages et les inconvénients qu'elles présentent afin de pouvoir faire une comparaison plus détaillée permettent de conclure sur la structure la plus convenante. Nous finirons par présenter un bref état de l'art sur les stratégies de modulation.
- 2) Une modélisation de l'onduleur T-NPC à trois niveaux suivis d'une simulation par MATLAB/SIMULINK pour les différentes stratégies de modulations pour commander le convertisseur qui sont : la modulation pleine onde, la MLI triangulosinusoïdale (porteuses unipolaire et bipolaire) avec et sans injection de l'harmonique 3, la modulation SVM la mli-pré calculé. Nous poursuivrons cette étude par une comparaison entre ses stratégies pour pouvoir identifier les points forts et faibles et pour définir les performances de chaqu'une d'eux et conclure les meilleures méthodes de modulation.
- Une présentation complète des différentes parties du convertisseur, à savoir : la partie commande (carte STM32F4-Discovery), la partie interface-puissance, la partie puissance, la partie mesure et la partie protection.
- 4) Un aperçu du prototype final, puis la présentation des résultats expérimentaux obtenus avec validation des résultats de la simulation.

L ETUDE THEORIQUE DES ONDULEUR MULTINIVEAUX

CHAPITRE I:ETUDE THEORIQUE DES ONDULEUR MULTINIVEAUX

Introduction

Les convertisseurs multiniveaux représentent une technologie bien établie pour les applications moyenne tension haute puissance. Ils permettent de générer une tension découpée à leur sortie, composée d'au moins trois niveaux [2].

Ils sont présents dans les domaines d'application les plus variés, dont le plus connu sans doute celui de la variation de vitesse des machines à courant alternatif. La forte évolution de cette fonction s'est appuyée, d'une part sur le développement des composants à semiconducteur entièrement commandables, puissants, robuste et rapides et d'autre part, sur l'utilisation quasi-généralisée des techniques dites de modulation de largeur d'impulsion [5]

Trois topologies différentes ont été proposées pour les onduleurs multiniveaux: Onduleur clampé par le neutre (Neutral Point Clamped NPC)[6], onduleur à condensateurs flottants (Flying Capacitor FC) [7], onduleur en pont H cascadé (Cascaded H bridge CHB) [7]. De plus, plusieurs stratégies de modulation et de contrôle ont été développées ou adopté pour les onduleurs multiniveaux, y compris les suivantes: Modulation à largeur d'impulsion triangulo-sinusoïdale (SPWM), modulation à largeur d'impulsion avec injection d'harmonique de rang 3 (THIPWM), modulation à largeur d'impulsion vectorielle (SVPWM), modulation à largeur d'impulsion calculée et la commande pleine onde [3].

Dans ce chapitre, nous allons tout d'abord aborder les différentes structures multi-niveaux existantes ou chaque une va être définit et analysee individuellement ; puis nous essayerons d'établir une comparaison pour pouvoir justifier notre intérêt envers l'étude de la structure T-Type qu'on analysera en détails dans les prochains chapitres. Et enfin, nous terminerons par la présentation des déférents technique de modulation compatible avec les structures multiniveaux.

I.1 Intérêt et concept des onduleurs multi-niveaux

Les onduleurs à plusieurs niveaux comprennent un ensemble de semi-conducteurs de puissance et de condensateur de sources de tension où on a (N - 1) sources de tension de

valeur $\frac{V_{DC}}{N-1}$ (N est le nombre de niveaux du convertisseur) [2], dont la sortie génère des tensions avec des formes d'onde échelonnées. La commutation des interrupteurs permet l'addition des tensions des condensateurs, qui atteignent une haute tension à la sortie [3].

Chapitre I



Figure I-1 Schéma d'un bras d'onduleur à (a) deux niveaux, (b) trois niveaux, (c) neuf niveaux [3]

Le semi-conducteur est représenté par un commutateur idéal avec plusieurs positions. Un onduleur à deux niveaux génère une tension de sortie avec deux valeurs (niveaux) [voir Fig. 2], tandis que l'onduleur à trois niveaux génère trois tensions, ainsi de suite [3]



Figure I-2 La tension de sortie d'un bras d'onduleur à (a) deux niveaux, (b) trois niveaux, (c) neuf niveaux [3]

Le terme multi niveau commence par l'onduleur à trois niveaux introduit par Nabae et al. [6]. En augmentant le nombre de niveaux dans l'onduleur, les tensions de sortie ont plus d'étapes générant une forme d'onde en escalier, qui a une distorsion harmonique réduite.

Cependant, un nombre élevé de niveaux augmente la complexité de la commande et introduit des problèmes de déséquilibre de tension [2] [3].

En général, les onduleurs de tension multi-niveaux peuvent être vus comme des synthétiseurs de tension, dans lesquels la tension de sortie est synthétisée de plusieurs niveaux de tension discrets.

Les caractéristiques les plus intéressantes des onduleurs multiniveaux sont les suivantes [3]:

- Ils peuvent générer des tensions de sortie avec des distorsions plus basses.
- Ils consomment le courant d'entrée avec une très faible distorsion.
- Ils génèrent une tension de mode commun (CM) plus petite, ainsi réduire la contrainte dans les enroulements du moteur. En outre, utilisant des méthodes de modulation sophistiquées, des tensions CM peut être éliminé [4].
- Ils peuvent fonctionner avec une fréquence de commutation plus basse.

La figure 3 représente les trois topologies principales des onduleurs multi-niveaux les plus récentes.



Figure I-3 Les différentes topologies des onduleurs multi-niveaux

- La topologie clampée par le neutre (Neutral Point Clamped NPC)
- La topologie à condensateur Flottant (Flying Capacitor FC).
- La topologie en pont H cascadé (Cascaded H bridge CHB).
- Autres topologies.

I.2 Les différentes topologies des onduleurs multi niveaux

I.2.1 Onduleur clampé par le neutre (Neutral Point Clamped NPC):

L'onduleur PWM clampé au point neutre (onduleur NPC-PWM), qui convient Pour un système d'entraînement motorisé à haut rendement. Sa tension de sortie Contient moins d'harmoniques que celui d'un onduleur conventionnel.

L'onduleur NPC à trois niveaux est représenté sur la figure-4. Le bus continu d'entrée est composé de deux capacités en série (C1 et C2), formant un point milieu noté (O) qui permet à l'onduleur d'accéder à un niveau de tension supplémentaire par rapport à l'onduleur classique à deux niveaux. La tension totale du bus continu vaut E, dans les conditions normales de fonctionnement, celle-ci est uniformément répartie sur les deux capacités qui possèdent alors une tension E/2 à leurs bornes. Chacun des trois bras (a, b et c) de l'onduleur est composé de quatre interrupteurs commandés (K1, K2, K3 et K4 pour le bras a) et deux diodes de maintien connectées au point milieu du bus continu [8] [9] [10].



Figure I-4 Schéma d'un onduleur NPC à 3 niveaux

I.2.1.1 Principe de fonctionnement des onduleurs à structure NPC :

Les séquences possibles de fonctionnement de l'onduleur NPC à 3 niveaux sont mis en évidence à travers le tableau suivants [11]:

Séquences	<u>K1</u>	<u>K2</u>	<u>K3</u>	<u>K4</u>	<u>Tension de</u> <u>sortie</u>
Génération du niveau maximum	1	1	0	0	E/2
Génération du niveau intermédiaire	0	1	1	0	0
Génération du niveau minimum	0	0	1	1	- E/2

Tableau I-1 États possibles de l'onduleur NPC à 3 niveaux

I.2.1.2 Avantages de la topologie NPC

• Cette topologie offre l'avantage d'étendre les principes employés sur un onduleur à troix niveaux jusqu'à des nombres plus élevés, étant donné qu'elle est généralisable [1].

• Chaque interrupteur supporte la moitié de la tension du bus continu [12]• Le partage équitable de la tension du bus continu sur l'ensemble des phases de l'onduleur, rend la configuration buck-to-buck non seulement possible, mais également pratique pour de nombreux usages notamment la variation de vitesse et l'interconnexion buck-to-buck à haute tension [13].

I.2.1.3 Inconvénients de la topologie NPC

• La structure NPC est utilisée en industrie pour trois niveaux uniquement en raison de la difficulté à maintenir l'équilibrage des tensions aux bornes des condensateurs du bus ainsi que l'augmentation de la complexité de la commande [13].

• L'augmentation du nombre de niveaux engendre l'élévation excessive du nombre de diodes de clamp.

I.2.2 La topologie au condensateur flotteur (Flying Capacitor FC) :

La topologie de l'onduleur multi niveau à cellule imbriquées ou à condensateurs flottant (flying capacit or multi level inverter), a été proposée par Meynard et Foch en 1992[14]. Cette structure est proposée pour résoudre d'une part le problème de l'équilibre des tensions, et

d'autre part pour réduire le nombre excessif de diodes. Dans cette topologie (fig-5), les capacités remplacent les diodes de bouclage, d'où l'appellation « onduleur à condensateur flottants »[15].



Figure I-5 Structure de l'onduleur FC à 3 niveaux triphasé

I.2.2.1 Principe de fonctionnement de la topologie FC :

Pour un onduleur FC à trois niveaux de tension, quatre séquences de fonctionnement sont distinguées :

Tableau I	[-2:	États	de	fonctionnement	possibles	pour l	'onduleur	FC à 3	3 niveaux	triphasé
					1	1				-

Séquences	<u>K1</u>	<u>K2</u>	<u>K3</u>	<u>K4</u>	<u>Tension de</u> <u>sortie</u>
Génération du niveau	1	1	0	0	E/2
maximum					
Génération du niveau	1	0	0	1	
intermédiaire					0
	0	1	1	0	
Génération du niveau	0	0	1	1	- E/2
minimum					

I.2.2.2 Avantages de la topologie FC

• Limitation naturelle des contraintes en tension imposées aux composants de puissance (faible valeur de $\frac{d_v}{d_t}$ aux bornes des composants) [16] [2].

• Une seule source continue DC est nécessaire par phase [16].

• Possibilité d'obtenir un nombre pair, comme impair de niveaux [16].

• Présence de redondances de commutation dans les séquences de fonctionnement implique des états pouvant être utilisés pour le maintien de l'équilibre de la tension aux bornes des condensateurs [15] [14].

I.2.2.3 Inconvénients de la topologie FC

• Nécessité d'un équilibrage des tensions flottantes afin de répartir uniformément la tension du bus DC entre les cellules de commutation [15].

• Nécessité d'un contrôle plus complexe pour maintenir les tensions aux bornes des condensateurs flottants à leurs niveaux de fonctionnement cible [14].

• Nécessité d'un nombre élevé de condensateurs de stockage à haute tension (beaucoup plus nombreux que d'autres topologies), ce qui conduit à la diminution de la fiabilité et à l'augmentation du coût [10].

I.2.3 La topologie en pont H cascadé

Parmi les convertisseurs utilisés dans l'industrie sont les onduleurs multi-niveaux en cascade ou en série. La dénomination complète de cette topologie, introduite par Marchesoni, [17] devrait être onduleurs multi-niveaux symétriques à cellules en série (fig-6). Ces onduleurs sont également connus sous l'appellation onduleurs multi-niveaux cascadés (cascade multilevel inverter).





I.2.3.1 Principe de fonctionnement d'une cellule

Les séquences possibles de fonctionnement de l'onduleur en pont H cascadé sont mis en évidence à travers le tableau suivants :

Tableau I-3 États de fonctionnement possibles de l'onduleur H-bridge à 3 niveaux
triphasé [18].

Séquences	<u>T11</u>	<u>T'11</u>	<u>T12</u>	<u>T'12</u>	<u>Tension de</u> <u>sortie</u>
Génération du	1	0	0	1	Vdc
niveau maximum					
Génération du		1	0	1	0
niveau intermédiaire					
Génération du	0	0	1	1	- Vdc
niveau minimum					

I.2.3.2 Avantages de la topologie CHB

• Possibilité d'alimenter une charge en haute ou moyenne tension à partir d'une ou plusieurs alimentations basse tension [2].

• La connexion en série des sorties de l'onduleur en pont H permet de synthétiser une onde de tension à partir de la sommation des tensions de sortie [2].

• Possibilité de délivrer deux fois plus de puissance puisqu'il s'agit de $-V_{DC}$ et V_{DC} comme valeurs extrêmes de tension de sortie et non pas $-V_{DC}/2$ et $V_{DC}/2$ [19].

I.2.3.3 Inconvénients de la topologie CHB

• Nécessité d'un grand nombre de tension continues DC isolées pour chaque pont, ce qui limite l'expansion industrielle de cette structure [20] [21]car en pratique, ces sources continues isolées sont réalisées à l'aide d'un transformateur multi-secondaires, nécessitant un entretien régulier en plus d'être coûteux et volumineux [2].

• Augmentation considérable de la taille du convertisseur avec la progression du nombre de niveaux de la tension de sortie [22]

• Nécessité d'un contrôle supplémentaire et une commutation accrue pour maintenir les tensions des condensateurs constantes [21]

I.3 Autres topologies

Après l'étude des trois topologies de base discutées précédemment, d'autres topologies de convertisseurs multi niveaux ont été proposées :



Figure I-7 : schéma des onduleurs (a)ANPC (b) NPC raccordé à une source de type « Z » (c)C3-SCMLI (d)C2-SCMLI (e)13LSCI (f)3S 15L

I.3.1 1Onduleur clampé activement par le neutre (Active Neutral Point Clamped ANPC)

La répartition inéquitable des pertes entre les interrupteurs de puissance de l'onduleur multi niveaux NPC, représente l'un de ses inconvénients majeurs. Pour remédier à ce problème, les chercheurs ont prévu de remplacer les diodes de clamp par des interrupteurs bidirectionnel en courant (IGBT et diode en antiparallèle) (fig7-(a)) [23]c'est ainsi, que la topologie clampée activement par le neutre est apparue en 2005, par bernet et al [23].

Le remplacement effectué au niveau de la topologie NPC, permet d'avoir plusieurs modes de commande, ce qui donne la possibilité de choisir le type de modulation le plus adéquat pour équilibrer les pertes par commutation[24].

I.3.2 Onduleur NPC raccordé au réseau Z-source

En 2007, Mrs Loh, Feng, Blaabjerg et Soon ont proposé un onduleur NPC raccordé à une source de type « Z » comme le montre la (fig7- (b)), pour que l'onduleur à trois niveaux garantisse la fonction « Buck-boost » permettant de ce fait, de varier considérablement la tension du bus continu[25]. Le réseau Z-source, peut fonctionner en mode « Buck-boost » et également en cas de court-circuit ou de circuit ouvert permettant selon le besoin, la manipulation de la tension par le convertisseur multiniveau [26].

I.3.3 Onduleur multiniveau compact à condensateur commuté interconnecté (C3-SCMLI) Topologie avec un nombre de commutateurs réduit)

Les onduleurs multiniveaux sont devenus si importants dans les applications industrielles, les onduleurs multiniveaux ont des topologies différentes, mais ces topologies présentent de nombreux inconvénients, le plus important la contrainte de la haute tension sur les commutateurs, qui est égale à la tension de sortie maximale. C'est pourquoi une étude sur une topologie C2SC (fig7- (d)) et sa topologie dérivé C3SC (fig7- (c)) dans le but minimiser cette contrainte sur les interrupteurs [27].

Avec l'évolution de la technologie les SC-MLI sont devenus bien connus avec leur capacité de tension de suralimentation et l'utilisation de cellules à condensateur (SCC) pour éviter les capteurs cela nous permettra de réduire le nombre de des commutateurs conducteurs. La cellule CCS proposée utilise quatre commutateurs et deux diodes pour interconnecter la source d'entrée DC et les condensateurs flottants (FC). Un onduleur neuf- niveau est dérivé de la cellule C2SC proposée ne nécessitant que dix commutateurs et deux FC[27].

Les onduleurs basés sur les cellules C3SC proposés sont auto-équilibrés et ont un gain de tension de deux. Ces topologies sont plus efficaces en raison de la capacité d'équilibrage des condensateurs Fc [27].

I.3.4 Un onduleur à 13 niveaux à condensateur commuté avec un nombre réduit de commutateurs)

Les onduleurs multiniveaux sont largement utilisés dans les industries pour la conversion de puissance des sources d'énergie. Ils ont trois topologies principales cependant lorsque le niveau de sortie augmente, ils souffrent de l'augmentation du nombre de commutateurs et du nombre de sources DC ou de la diminution du niveau de suralimentation [28].

Dans Ces dernières années, l'onduleur multiniveau à condensateur commuté (SC) (SCMLI) est apparu avec une possibilité d'augmenter le nombre de niveaux de sortie et d'augmenter les tensions d'entrée sans utiliser aucun transformateur. Le condensateur commuté a été utilisé de différentes manières ces dernières années comme :

La topologie T type basée sur (SC) avec l'avantage de maintenir l'équilibre de tension de condensateurs sans circuits d'équilibrage auxiliaires, mais la nécessité d'utiliser 2 sources DC[30].

SC onduleur à neuf niveaux avec une seule source d'alimentation DC [31]qui peut réaliser l'équilibrage de tension des condensateurs sans circuits auxiliaires mais avec une basse élévation de gain de tension égale à 2 [29].

Cela nous amène à un nouveau type d'onduleurs qui apporte une solution à ces inconvénients appelés Onduleur à condensateur commuté à 13 niveaux (13L) (13LSCI) (fig7-(e)) avec un certain nombre d'avantages tels que: diminution de nombre de commutateurs et du coût (14 commutateurs), un gain de tension élevé de 6, l'auto-équilibrage de la tension des condensateurs et la faible tension de stress pour les commutateurs qui est inférieure à la moitié de la tension de charge maximale, tout cela en utilisant une seule source DC[28].

Des simulations valide la faisabilité de cette topologie avec des attentes élevées pour l'utilisation aux systèmes de haute tension avec des sources d'entrée à faible courant [28].

I.3.5 La topologie à plusieurs niveaux Avec nombre réduit (4S-15L) de commutateurs) :

Deux nouvelles topologies pour la génération de tension de sortie en escalier ont été proposées avec un nombre inférieur de commutateurs requis. La première topologie 3S-15L (fig7- (f)) nécessite trois sources de tension continue et dix commutateurs pour synthétiser 15 niveaux à travers la charge. L'extension de la première topologie a été proposée comme

seconde topologie 4S-25L, qui se compose de quatre sources de tension continue et de 12 commutateurs pour atteindre 25 niveaux en sortie. Les deux topologies, en plus d'avoir un nombre inférieur de commutateurs, présentent des avantages en termes de réduction des contraintes de tension sur les commutateurs. [32]

I.4 Onduleurs multiniveaux à structures T-NPC :

La topologie T-NPC (fig-8), nommée également par T-Type, est l'une des topologies avancées de la structure NPC, elle a été proposée pour la première fois en 2010, par Schweizer [33]. La topologie T-NPC est plus pratique pour les applications basse tension et plus efficace que le NPC onduleur [34]. Le T-NPC utilise un commutateur bidirectionnel actif vers le Point milieu de la tension de liaison DC et s'entend avec deux diodes par bras de pont. La topologie T-NPC combine les aspects positifs du convertisseur à 2 niveaux tels que les faibles perte de conduction, nombre réduit des commutateur et un simple principe de fonctionnement avec les avantages du convertisseur 3 niveaux tel que le rendement élevé et la qualité de la tension [35].



Figure I-8 : Structures des onduleurs T-NPC

Des travaux ont été menés par E. Gurpinar and A. Castellazzi en 2015 dans le but d'étudier les performances des onduleurs monophasé T-NPC (performance de commutation, performances d'efficacité de l'onduleur, volume du filtre de sortie et effet de temps mort) en utilisant les technologies suivantes : Si IGBT, SiC MOSFET et GaN HEMT à 600V. Cette étude nous montre que GaN a les meilleures performances de commutation parmi les trois technologies elle permettent à avoir un rendement élevé pour les applications à haute fréquence (L'onduleur basé sur GaN fonctionne à 160 kHz) [36].

Dans la même année Xiong Li, Bilal Akin, and Kaushik Rajashekara, propose une nouvelle méthode de compensation vectorielle des temps morts pour les convertisseurs de Ttype à trois niveaux (fig-9) pour éliminer la distorsion du temps mort dans chaque phase. La méthode de compensation des temps morts basé sur le vecteur proposé peut être appliquée aux convertisseurs multi-niveaux avec n'importe quel nombre de niveaux de tension utilisant n'importe quel type de modulation. Avec la stratégie de compensation proposée, la perte d'impulsion peut être résolus en douceur [37].



Figure I-9 : diagramme vectoriel spatial d'un convertisseur de type T à trois niveaux

Une autre étude se fait en 2016 par Hyeon-Sik Kim et al sur la non-linéarité d'un onduleur de type T à trois niveaux. Les principales causes de la non-linéarité sont la mise en forme des impulsions, le saut d'impulsion dû à des impulsions étroites pour le temps mort, et la chute de tension des dispositifs de commutation. Pour atténuer la non-linéarité de l'onduleur T-Type, des méthodes de compensation basées sur la PWM de l'onduleur T-type ont été proposés, parmi ces méthodes [38]:

-L'ajoute des tensions de décalage appropriées à la tension références de l'onduleur en PWM.
- utilisation de la tension de décalage pour l'équilibrage de tension neutre en conjonction avec les méthodes PWM proposées[38].

Une topologie d'onduleur quasi-Z (qZSI) triphasé à plusieurs niveaux fonctionnant en mode normal et en défaut est donnée par V. Fernão Pires et al en 2016, Cette structure est composée de deux réseaux de sources symétriques quasi-Z et un onduleur T-NPC triphasé. la structure proposée est également caractérisée par ca capacité de tolérance aux pannes des semiconducteurs[39].

Ces dernières années Les onduleurs multiniveaux à base de condensateurs commutés ont fait l'objet d'une attention croissante en raison de leur (voltage-boosting capability) et des propriétés de (selfbalancing) des condensateurs. Cependant, les topologies existantes, qui comprennent des cellules à condensateurs commutés en amont et un pont en H en aval, entraînent une durée de décharge plus longue pour certains de leurs condensateurs commutés. En outre, l'adoption d'un pont en H arrière introduit une tension de mode commun et nécessite plusieurs sources de courant continu pour l'extension du niveau de tension. Pour résoudre ces problèmes, Lee, S. S., & Lee, K.-B. Propose une nouvelle topologie (fig10) comprenant un onduleur de type T et n cellules à condensateurs commutées en cascade. Elle ne nécessite qu'une seule source de courant continu et parvient à atténuer la tension de mode commun en connectant le neutre de la sortie alternative au point médian du lien continu. Tous les condensateurs commutés dans la topologie proposée sont assurés d'être chargés pendant au moins la moitié de la période fondamentale pour atténuer les ondulations de tension et les pointes de courant du condensateur



Figure I-10 : Onduleur T-NPC proposé à base de condensateurs commutés (SC-MTI)

Les cellules SC sont insérées entre la source DC et un onduleur de type T pour augmenter le gain et les niveaux de tension génération. Les condensateurs supérieur et inférieur de chaque cellule SC sont responsables de la génération de niveaux de tension positifs et négatifs, respectivement Les avantages supplémentaires du SC-MTI proposé comprennent l'exigence d'une seule source continue, l'élimination de la tension en mode commun et des durées de charge prolongées pour les SC[40].

I.4.1 Avantages de la topologie T-NPC :

• Réduire les pertes de conduction par rapport à l'onduleur NPC[41].

• Tolérance de panne vu que la topologie T-NPC a la possibilité de fonctionner en mode onduleur à 2 niveaux, lorsqu'un de ses interrupteurs du point milieu est endommagé [33]

• Augmentation du rendement énergétique de l'onduleur T-NPC ainsi que la durée de vie des composants semi-conducteurs en raison de la réduction des pertes par conduction au niveau de ce convertisseur [33].

I.4.2 Inconvénient de la topologie T-NPC :

• Nécessité de dimensionner les deux interrupteurs verticaux ainsi que ceux du point milieu vu qu'ils ne subissent pas les mêmes contraintes de tension [33].

• Nécessité des interrupteurs supportant la totalité du bus continu [33]

• Si les tensions des condensateurs ne sont pas équilibrées à l'aide des techniques d'équilibrage, la tension de sortie de l'onduleur sera déformée [42].

• Risque de court-circuiter la source $V_{DC}/2$ lors des états haut ou bas en cas d'un temps mort perturbé au niveau des interrupteurs[43].

I.5 Comparaison entre les topologies NPC, T-NPC et ANPC :

La topologie NPC malgré ces avantages elle souffre d'une distribution inégale des pertes entre les commutateurs à cause de sa stratégie de commutation fixe[44].

Par rapport à cette dernière, la topologie T-NPC est basé sur le remplacement des diodes de clamp par des interrupteurs bidirectionnel en courant (IGBT et diode en antiparallèle) Pour remédier au problème de la répartition inéquitable des pertes entre les interrupteurs de puissance de l'onduleur multi niveaux NPC[23].

La figure I-12 présente deux approches, la première consiste à observer le comportement des deux topologies, NPC et T-NPC en fonction du rendement en termes de la puissance de

sortie pour une fréquence de commutation de 16[kHz] et la seconde pour une fréquence de commutation de 30[kHz].



Figure I-11 : Rendement mesuré du NPC et du T-NPC pour différentes fréquences de commutation et puissances de sortie[45]

La fréquence de commutation représente un paramètre important tel que quand elle augmente, les pertes de commutation deviennent dominantes pour le convertisseur T-NPC, ce qui diminue son rendement global.

En conclusion, la fréquence de commutation représente un paramètre important puisque chaque structure donne de bons résultats dans une plage bien précise de la fréquence.
Convertisseurs	T-NPC 3N	NPC 3N	ANPC 3N
Nombre d'interrupteurs	12	12	18
Nombre de diodes	0	6	0
Nombre d'alimentations DC	7	10	13
isolées du conducteur			
Tension maximale de	Vdc	Vdc/2	Vdc
l'interrupteur			
Tension maximale de la diode	0	Vdc/2	0
Pertes de conduction	Considérablement	Élevées	Considérablement
	réduites		réduites
Fréquence de commutation	Moins élevée	Plus élevée	Moins élevée
La capacité de tolérance de	Élevée	Moyenne	Moyenne
pannes			

Tableau I-4: Comparaison entre les structures NPC, T-NPC et ANPC

I.6 Applications des onduleurs multiniveaux

Les convertisseurs multiniveaux sont une technologie habilitante pour les procédés industriels alimentés par des systèmes d'entraînement électrique. Ils sont potentiellement utiles pour un large éventail d'applications : transport (traction de train, propulsion de navire et automobile applications), conversion d'énergie, fabrication, exploitation minière et pétrochimie pour n'en nommer que quelques-uns. [2]

Il existe 3 principales applications des onduleurs multiniveaux aux industries [22]

I.6.1 Amélioration de la qualité de l'énergie

Les réseaux électriques sont soumis à plusieurs types de perturbations qui dégradent la qualité de l'alimentation (PQ) des systèmes d'alimentation. En fonction de leur magnitude, les consommateurs critiques peuvent être considérablement affectés. La dégradation du PQ peut être caractérisée comme des transitoires de tension, des fléchissements, des gonflements, des interruptions, des distorsions de tension, les scintillements et les déséquilibres de tension, entre autres.[22]

Les dispositifs de puissance personnalisés (DPP) ont été conçus pour améliorer le PQ du système électrique. Il existe différentes modes de connexion des systèmes de compensation au réseau, qui permettent de traiter plus efficacement chaque perturbation particulière de la qualité du réseau. Il existe trois topologies principales de connexion. La figure 1.3 montre les trois types de compensateurs agissant au point de couplage commun (PCC) [22].



Figure I-12 Topologies de connexion pour les dispositifs de puissance personnalisés : (a) DSTATCOM, (b) DVR, et (c) UPQC.

I.6.2 Interconnexion des énergies renouvelables

Un autre domaine de recherche croissante et d'implication des convertisseurs multiniveaux correspond aux systèmes d'énergies renouvelables, principalement motivés pour résoudre les problèmes d'interconnexion entre des sources d'énergie alternatives comme solaire, éolien ou hydrogène et les réseaux électriques. Une interface électronique de puissance polyvalente entre la source et le réseau nous permet d'optimiser l'extraction d'énergie avec un contrôle simultané de plusieurs variables du système, offrant des normes de qualité de puissance élevées et même des services auxiliaires. Cela impose des défis pour le contrôle des paramètres du réseau, et dans ce sens, le variateur de vitesse apparaît comme un composant clé des systèmes de contrôle, en particulier dans la gamme MV[22].

I.6.3 Variateurs de vitesse

Les entraînements à courant alternatif de forte puissance sont un sujet majeur dans l'environnement industriel, et les variateurs de vitesse font également leur apparition. L'entraînement des pompes pour le transport par pipeline dans l'industrie pétrolière, le traitement de l'eau et des eaux usées, les soufflantes de grande puissance dans l'industrie du ciment, les machines minières et les équipements de traction pour le transport ferroviaire et naval nécessitent des niveaux élevés de puissance. D'autre part, la nécessité d'améliorer la polyvalence et les performances de la conversion de puissance conduit au développement de convertisseurs électroniques de puissance avec des stratégies de contrôle intelligentes. [22]

La conception d'un convertisseur électronique de puissance pour les applications d'entraînement de moteur doit prendre en compte plusieurs questions concernant les exigences de contrôle et la qualité de l'alimentation des deux côtés du convertisseur (côté ligne et côté charge). Et, simultanément, la mise en œuvre et la fiabilité. Lorsque la puissance de conversion atteint plusieurs mégawatts, le fonctionnement à moyenne tension jusqu'à 10 kV devient un choix avantageux. [22]

I.7 État de l'art des stratégies de modulation :

En collaboration avec le développement des topologies de l'onduleur à plusieurs niveaux sont apparues les défis d'étendre les méthodes de modulation au cas multi niveaux. D'un côté, la complexité supplémentaire inhérente d'avoir plus d'appareils électroniques de puissance à contrôler, et d'autre part la possibilité pour profiter des degrés de liberté supplémentaires fournis par les états de commutation supplémentaires générés par ces topologies. En conséquence, un grand nombre de modulations différentes(fig-13), des algorithmes ont été adaptés ou développés en fonction des applications et la topologie du convertisseur, chacun ayant des avantages et des inconvénients uniques [2].



Fréquence de commutation haute



I.7.1 Méthode de modulation de largeur d'impulsion sinusoïdale à base de porteuses (Sine Pulse Width Modulation SPWM)

Il existe différents types d'onduleurs et ces onduleurs sont utilisés dans leurs applications respectives. Pour contrôler la commutation de ces onduleurs, différentes techniques PWM sont utilisées tels que SPWM, SVPWM, élimination harmonique sélective.

La SPWM est la méthode la plus simple qui peut être mise en œuvre pour les onduleurs[46] [47]. Le principe de la SPWM consiste à utiliser des porteuses triangulaires selon le nombre de cellules commandées au sein d'un bras de l'onduleur, de même fréquence et de même amplitude qui seront comparées soit à une tension de référence sinusoïdale unique dans le cas monophasé, soit à trois tension de référence quand il s'agit d'un convertisseur triphasé, ceci dans le but, de déterminer les tensions de sortie commutées pour le convertisseur [46] [47].

Il existe deux extensions principales dans la SPWM. La première est la PWM à décalage de niveaux (Level Shifted LS-PWM), qui est mise en œuvre par G.Crrara et al., en 1992 [48],qui assure un meilleur profil harmonique de tension de sortie comparativement à la seconde, le PWM à décalage de phase (Phase Shifted PS-PWM) présente le seul véritable système de modulation commercial utilisé dans la CHB et la FC[49].

I.7.2 Méthodes de modulation de largeur d'impulsion avec l'injection d'harmonique :

A partir des années 1970, plusieurs études ont eu lieu pour avoir une meilleure utilisation de la source de tension continue par les onduleurs commandés par la stratégie de modulation MLI [50]

Cette méthode se fait avec L'injection d'harmoniques triples du fondamental dans les signaux modulants de référence, car ces harmoniques sont naturellement éliminés des tensions aux bornes de la charge triphasée grâce à la connexion en étoile[50].

La modulation de largeur d'impulsion avec l'injection d'harmonique permet de remédier au problème de la MLI qui exploite seulement 50% de la tension du bus continu [50].

I.7.3 La modulation calculée :

Cette onde est caractérisée par le nombre de créneaux ou d'impulsions par alternance. Que ce soit impair ou pair, ces angles suffisent pour déterminer la largeur de l'ensemble des créneaux. Sur cette figure, nous présentons aussi le nombre d'angles de commutation par quart de période(fig-15). Ces angles de commutation sont déterminés de telle façon à éliminer certains harmoniques. On peut s'intéressé par exemple à éliminer les premiers harmoniques (ex : 3, 5, 7, 9, 11, ... pour le monophasé et 5, 7, 11, ... pour le triphasé) qui sont les plus gênants et donc indésirables pour le fonctionnement des charges telles que les moteurs électriques[51].



Figure I-14 : signal MLI bipolaire

I.7.4 Modulation de largeur d'impulsion vectorielle (SVPWM) :

La technique de modulation vectorielle est une variante de la commande par modulation de largeur d'impulsion qui se repose sur le principe de la reconstruction du vecteur de tension de référence V_s , formé par les vecteurs du système biphasé. Celui-ci, tournera ensuite dans l'espace avec l'amplitude et la fréquence désirées en sortie, afin de les synthétiser par une succession de vecteurs de durées bien déterminées. Chacun de ces vecteurs, correspond à une combinaison d'état des interrupteurs de l'onduleur [52].

La MLI vectorielle a été proposé par Van Der Broeck-HW et al. EN 1988 et elle est devenue très populaire au cours de ces dernières années, en particulier pour des applications d'entraînement d'une machine asynchrone [53].

I.7.5 Commande à pleine onde (full-Wave) :

C'est la technique de modulation la plus évidente et la plus simple à appliquer. La modulation pleine onde est considérée comme une onde à trois niveaux dans laquelle, la durée

du niveau 0 est utilisée pour contrôler la tension efficace fournie à partir de la tension du bus DC [50]. Elle est aussi appelé « Full Wave » ou « six-step » en anglais puisque les tensions aux bornes de la charge prennent six valeurs différentes au cours d'une période fondamentale[50].

I.8 Conclusion :

Le premier chapitre traite l'état de l'art sur les onduleurs multiniveaux ainsi que sur les différentes stratégies de modulation.

Premièrement, on a traité les différentes topologies qui ont été proposées pour les onduleurs multiniveaux et leur principe de fonctionnement, à savoir : La topologie NPC, la topologie FC et la topologie H-Bridge, celles-ci représentent les topologies de base et à partir de ces topologies on a créé de nouvelles topologies appelés topologies dérivées comme la topologie ANPC, NPC raccordé au réseau Z-source et la topologie hybride.

La topologie T-NPC est l'axe de notre recherche. Elle représente une topologie développée de la structure de base NPC, elle permet, grâce à sa structure, d'éliminer les diodes de clamp, de diminuer les pertes par commutation et par conséquent, de réduire la taille du convertisseur, elle permet également l'obtention d'une bonne qualité de l'onde de la tension de sortie.

Deuxièmement, nous avons recouru à la présentation d'un état de l'art des différentes stratégies de modulation à savoir : SVPWM, SPWM, MLI calculé et la Commande à pleine onde (full-Wave)

II

STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC

CHAPITRE II: STRATEGIES DE COMMANDE DE L'ONDULEUR T-NPC

II.1 Introduction

Le développement rapide des algorithmes de commande très performants des machines à courant alternatif impose des moyens de réglage tout aussi performants des tensions et de la fréquence d'alimentation de ces machines. Afin de générer une source de tension la plus proche de la sinusoïde, différentes stratégies de modulation ont été proposées pour les onduleurs multiniveaux[54].

Dans ce chapitre, nous allons étudier le comportement de l'onduleur T-NPC à 3-niveaux piloté par les stratégies de modulation suivantes : la pleine onde, la MLI sinusoïdale, la MLI avec injection d'harmonique du rang 3, la MLI vectorielle ainsi que la MLI calculée, Ensuite on va le finaliser par une comparaison entre les différentes.

II.2 Présentation de l'onduleur à structure T-NPC à 3 niveaux triphasé

L'onduleur de type T-NPC à 3-niveaux est constitué de trois branches de phases et chaque branche de phase possède quatre transistors bipolaires à grille isolée (IGBT) T_{ij} (i = a ; b ; c ; j = 1 ; 2 ; 3 ; 4) qui sont montées comme montre la (Figure II-1)[55].

Du côté bus continu de l'onduleur, nous retrouvons deux condensateurs donnant naissance à deux sources de tension continues de +Vdc/2 et un point milieu O[33].



Figure II-1 : Structure de l'onduleur T-NPC à 3-niveaux triphasé

II.2.1 Principe de fonctionnement de l'onduleur T-NPC à 3-niveaux

Les niveaux de tension positif [P], neutre [O], ou négatif [N] qui correspondent à +Vdc/2, 0 et -Vdc/2 respectivement. Sont atteints en sortie par différentes séquences de commutation. Il suffit de comprendre le principe de fonctionnement d'un seul bras[35], [56].

Etat	Vso	<i>K</i> _{<i>i</i>1}	<i>K</i> _{<i>i</i>2}	<i>K</i> _{<i>i</i>3}	<i>K</i> _{<i>i</i>4}
[P]	+Vdc/2	1	1	0	0
[O]	0	0	1	1	0
[N]	-Vdc/2	0	0	1	1

Tableau II-1 Différents états de l'onduleur T-NPC à 3-niveaux.

Pour chaque état il existe deux modes en fonction du signe du courant de sortie. D'après la (Figure II-2) :

• Etat Positif :

-Mode 1 : les interrupteurs K_{i1} , K_{i2} sont actifs et K_{i3} , K_{i4} sont bloqués et le courant passe par l'interrupteur K_{i1} (Figure II-2) (a).

-Mode 4 : les interrupteurs K_{i1} , K_{i2} sont actifs et K_{i3} , K_{i4} sont bloqués et le courant revient par la diode D_{i1} (Figure II-2) (d).

• Etat O :

-Mode 2 : les interrupteurs K_{i2} , K_{i3} sont actifs et K_{i1} , K_{i4} sont bloqués et le courant passe par l'interrupteur K_{i2} et la diode D_{i3} (Figure II-2) (b).

-Mode 5 : les interrupteurs K_{i2} , K_{i3} sont actifs et K_{i1} , K_{i4} sont bloqués et le courant passe par l'interrupteur K_{i3} et la diode D_{i2} (Figure II-2) (e).

• Etat Négatif :

-Mode 3 : les interrupteurs K_{i3} , K_{i4} sont actifs et K_{i1} , K_{i2} sont bloqués et le courant passe par la diode D_{i4} (Figure II-2) (c).

-Mode 6 : les interrupteurs K_{i3} , K_{i4} sont actifs et K_{i1} , K_{i2} sont bloqués et le courant revient par l'interrupteur K_{i4} (Figure II-2) (f).



Figure II-2: Différentes configurations fonctionnelles d'un bras de l'onduleur T-NPC à 3niveaux.

II.2.2 Commandabilité et complémentarité des interrupteurs de l'onduleur T-NPC à 3-niveaux

Afin d'éviter un court-circuit de la source et pour un fonctionnement totalement commandable de l'onduleur T-NPC, la commande complémentaire suivante (II.1) est utilisée :

$$K_{i1} = \overline{k_{i3}}$$

$$II-1$$

$$K_{i4} = \overline{k_{i2}}$$

L'onduleur est dit commandable si la grandeur obtenue à sa sortie suit la grandeur de référence.

II.2.3 Tension mode commun :

La tension mode commun est la différence de potentiel entre le point milieu de la source DC de l'onduleur et le neutre de la charge, les commutations de l'onduleur génèrent une tension de mode commun présentant de forts gradients de tension (dv/dt) qui augmente les courants de fuite. L'équation de la tension en mode commun de l'onduleur est donnée par :

$$U_{com} = \frac{1}{3}(U_{ao} + U_{bo} + U_{co})$$
 II-2

II.3 Modélisation de l'onduleur à structure T-NPC à 3 niveaux triphasé

La modélisation est primordiale, elle consiste à traduire, dans notre cas, l'onduleur T-NPC triphasé en un modèle mathématique exprimé par des équations, à savoir des matrices. Elle aide également à compléter notre paradigme de sorte à bien comprendre le convertisseur étudié.

II.3.1 Fonctions de connexion

La fonction de connexion F_{ij} , traduisant l'état de chaque interrupteur K_{ij} , est définie comme suit :

$$F_{ij} = \begin{cases} 1 , K_{ij} \text{ est fermé} & \text{II-3} \\ 0 , K_{ij} \text{ est fermé} & \end{cases}$$

Etant donné que les interrupteurs d'un bras sont de commande complémentaire, donc :

$$\begin{cases} F_{i1} = 1 - F_{i3} \\ F_{i2} = 1 - F_{i4} \end{cases}$$
 II-4

Pour chaque bras, trois fonctions de connexion sont définies de sorte à correspondre aux troisétats du bras $(P, O \ et \ N)$:

$$F_{cij} = \begin{cases} F_{c1j} = F_{i1}.F_{i2} & \text{pour l'état P} \\ F_{c2j} = F_{i2}.F_{i3} & \text{pour l'état O} \\ F_{c3j} = F_{i3}.F_{i4} & \text{pour l'état N} \end{cases}$$

D'où la matrice de conversion suivante :

$$[c_{v}] = \begin{bmatrix} F_{c11} & F_{c21} & F_{c31} \\ F_{c12} & F_{c22} & F_{c32} \\ F_{c13} & F_{c23} & F_{c33} \end{bmatrix}$$
 II-6

II.3.2 Tensions simples par rapport au point milieu Vio

Les potentiels des nœuds A, B et C de l'onduleur T-NPC à 3-niveaux, par rapport au point milieu O, sont exprimés par :

$$\begin{bmatrix} V_{AO} \\ V_{BO} \\ V_{CO} \end{bmatrix} = \begin{bmatrix} F_{c11} & F_{c21} & F_{c31} \\ F_{c12} & F_{c22} & F_{c32} \\ F_{c13} & F_{c23} & F_{c33} \end{bmatrix} \begin{bmatrix} V_{DC}/2 \\ 0 \\ -V_{DC}/2 \end{bmatrix}$$
 II-7

II.3.3 Tensions composées

Les tensions composées entre les phases de la charge sont données par la relation suivante :

$$U_{AB} = V_{A0} - V_{BO}$$

$$U_{BC} = V_{B0} - V_{CO}$$

$$U_{CA} = V_{C0} - V_{AO}$$
II-8

Avec un remplacement de (II.7) dans (II.8), nous obtenons la matrice (II.9) qui présente destensions composées en fonction de la fonction de connexion :

$$\begin{bmatrix} V_{AB} \\ V_{BC} \\ V_{CA} \end{bmatrix} = \begin{bmatrix} F_{c11} - F_{c12} & F_{c21} - F_{c22} & F_{c31} - F_{c32} \\ F_{c12} - F_{c13} & F_{c22} - F_{c23} & F_{c32} - F_{c33} \\ F_{c13} - F_{c11} & F_{c23} - F_{c21} & F_{c33} - F_{c31} \end{bmatrix} \begin{bmatrix} V_{DC}/2 \\ 0 \\ -V_{DC}/2 \end{bmatrix}$$
 II-9

II.3.4 Tensions simples par rapport au neutre de la charge

Les tensions simples aux bornes de la charge sont obtenues grâce aux potentiels des nœuds A, B et C comme le montre la relation (**II.10**) :

$$V_A = (+2V_{A0} - V_{B0} - V_{C0}) / 3$$

$$V_B = (-V_{A0} + 2V_{B0} - V_{C0}) / 3$$

$$V_C = (-V_{A0} - V_{B0} + 2V_{C0}) / 3$$
II-10

Sous la forme matricielle, nous obtenons :

$$\begin{bmatrix} V_{AN} \\ V_{BN} \\ V_{CN} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} V_{AO} \\ V_{BO} \\ V_{CO} \end{bmatrix}$$
 II-11

Finalement, les tensions simples aux bornes de la charge sont représentées en fonctions de la frain de connexion (II.12) en remplaçant les tensions d'entrée de l'onduleur par (II.6) :

$$\begin{bmatrix} V_{AN} \\ V_{BN} \\ V_{CN} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2F_{c11} - F_{c12} - F_{c13} & 2F_{c21} - F_{c22} - F_{c23} & 2F_{c31} - F_{c32} - F_{c33} \\ 2F_{c12} - F_{c13} - F_{c11} & 2F_{c22} - F_{c23} - F_{c21} & 2F_{c32} - F_{c33} - F_{c31} \\ 2F_{c13} - F_{c11} - F_{c12} & 2F_{c23} - F_{c21} - F_{c22} & 2F_{c33} - F_{c31} - F_{c32} \end{bmatrix} \begin{bmatrix} V_{DC}/2 \\ 0 \\ -V_{DC}/2 \end{bmatrix}$$
 II-12

II.3.5 Courants d'entrée

Les courants du bus continu I_p et I_n et I_0 sont exprimés en fonction des courants de sortie del'onduleur I₁, I₂ et I₃ par l'équation suivante :

$$\begin{bmatrix} I_p \\ I_n \\ I_0 \end{bmatrix} = \begin{bmatrix} F_{c11} & F_{c21} & F_{c31} \\ F_{c12} & F_{c22} & F_{c32} \\ F_{c13} & F_{c23} & F_{c33} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix}$$
II-13

HYPOTHESES DE TRAVAIL

• La chute de tension aux bornes des semi-conducteurs est négligeable devant la tension d'alimentation qui est de l'ordre de quelques centaines de volts.

• Nous supposons que la tension aux bornes de chaque condensateur du bus continu est équilibrée lors de la simulation (=VDC/2).

II.4 Stratégies de modulation des onduleurs multiniveaux

De nombreuses nouvelles techniques de modulation ont été développées pour répondre au nombre croissant de topologies d'onduleurs multiniveaux[49].

Elles visent à générer une forme d'onde commutée en escalier qui se rapproche le plus possible d'un signal de référence arbitraire d'amplitude, de fréquence et de phase réglables, qui est généralement une sinusoïde en régime permanent[49].

Parmi les modulations proposées on va travailler sur la MLI naturelle, MLI avec injection d'harmonique, la MLI vectorielle (SVM) et la MLI calculée [56].

TT 40

II.4.1 Commande pleine onde (Six-Step Modulation SSM)

Le type de fonctionnement, qui, certainement, est le plus évident, le plus simple, qui se résume par commander les interrupteurs d'un même bras de façon complémentaire pendant une durée d'une demi période et de décalé cette commande par $\frac{2\pi}{3}$ pour chaque bras. Ceci afin de fournir un système de tensions alternatives de forme « rectangulaire » en sortie de l'onduleur, d'amplitude constante en fonction du rapport cyclique α [57].

Le tableau ci-dessous récapitule les instants d'amorçage ainsi que la durée d'impulsion pour chaque interrupteur de la première phase. On applique un déphasage de $\frac{2\pi}{3}$ pour obtenir les instants d'amorçage des autres phases.

Tableau II-2: Etat des interrupteurs pour une commande pleine onde du premier bras de
l'onduleur 3N à structure T-NPC

INTERRUPTEUR	INSTANT D'AMORÇAGE	DUREE D'IMPULSION	
<i>K</i> ₁	0	αΤ	
<i>K</i> ₂	αΤ	$(1/2 - \alpha) T$	
K ₃	$(1/2 + \alpha) T$	$(1/2 - \alpha) T$	
K4	T/2	αΤ	

La modulation pleine onde présente un grand avantage du côté de l'utilisation maximale de la source tension \mathcal{V}_{dc} , ainsi que le nombre de commutation minimal par période ce qui résultent des faibles pertes de commutation par période. En contrepartie, les tensions obtenues aux bornes de la charge, de forme quasi rectangulaire, sont très chargées (polluées) en harmoniques (surtout de faibles rangs)[50].

a) Les résultats de simulation

La simulation de l'onduleur T-NPC a été effectuée sous le logiciel Matlab/Simulink. La tension de référence prise est d'une fréquence égale à 50 [Hz].

La tension du bus continu \mathcal{V}_{dc} = 500 [V]. A cet effet, nous avons pris *RL* comme charge triphasée, équilibrée et montée en étoile, dont les paramètres sont les suivants : R= 50 [Ω] et *L* = 10 [*mH*].



 $\alpha = 0.4$

(c)

(d)

Figure II-3:Simulation de l'onduleur T-NPC 3N avec la technique pleine onde pour $\alpha = 0.4$ (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie.



 $\alpha = 0.3$



Figure II-4 Simulation de l'onduleur T-NPC 3N avec la technique pleine onde pour α =0.3. (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie.



Figure II-5 : Variation du THD en fonction du rapport cyclique α de la technique pleine onde



Figure II-6 : Tension mode commun de la technique pleine onde

b) Interprétation des résultats de simulation

On remarque d'après les figures (II-3 (b), (d)) et (II-4 (b), (d)) que dans l'analyse spectrale les harmoniques de faible rang dépourvus de la 3ème harmonique et ses multiples sont toujours présente.

La figure (II-3 (b), (d)) possède des amplitudes d'harmonique plus faible que de la figure (II-4 (b), (d)), ce qui a résulté un meilleur THD et un meilleur fondamental. Donc plus le

rapport cyclique est élevé plus on aura un meilleur contenu harmonique ce qui est bien montré dans la figure II-5. De ce fait on a une tension de sortie plus proche d'une sinusoïde.

Concernant le THD du courant il est plus faible que celui de la tension à cause de la charge inductive qui filtre le courant.

Ont conclue à la fin que la commande pleine onde est plus rentable quand le rapport cyclique est plus grand, car les amplitudes des harmoniques sont plus faibles résultant une tension fondamentale d'amplitude maximale et un THD minimal.

II.4.2 Modulation à largeur d'impulsion MLI (Pulse width modulation PWM)

Dans ces techniques, une tension d'entrée continue est fournie à l'onduleur et une tension de sortie alternative contrôlée est obtenue par l'intermédiaire de l'onduleur en ajustant les périodes d'activation et de désactivation des interrupteurs de l'onduleur[58].

Les signaux MLI sont des impulsions avec une fréquence et une magnitude fixe et une large une large d'impulsion variable[58]. Ils sont utilisés pour l'objectif d'atteindre une large plage de modulation linéaire[59]. En plus les exigences de filtrage sont minimisées car seules les harmoniques d'ordre supérieur sont présentes ce qui veut dire une réduction de la taille des filtres plus la réduction des harmoniques d'ordre inférieur[58]. Les techniques de modulations les plus utilisés sont :

- Modulation de largeur d'impulsion triangulo-sinusoïdale (SPWM).
- Modulation de largeur d'impulsion avec injection d'harmonique de rang 3 (THIPWM).
- Modulation de largeur d'impulsion vectorielle (SVPWM).
- Modulation de largeur d'impulsion calculée.

II.4.2.1 Modulation à largeur d'impulsion triangulo-sinusoïdale (Sine Pulse Width Modulation SPWM)

Le principe du SPWM est illustré comme suit : une onde de modulation sinusoïdale est comparée à une onde porteuse triangulaire pour donner deux états (haut ou bas). Si l'amplitude de l'onde modulante est supérieure à l'amplitude de l'onde porteuse, on obtient un état haut, sinon on reste à l'état bas. A l'état haut, l'interrupteur est activé et à l'état bas, il est désactivé[60]. L'onde de modulation est caractérisée par une amplitude variable A_m et une fréquence de référence f_m et l'onde porteuse par une amplitude fixe A_s et une fréquence f_s nettement supérieure ($f_s >> f_m$)[59].

La technique SPWM est utilisée pour contrôler le modèle de commutation de l'onduleur, ce qui permet de réduire le THD de la tension de sortie. Tout changement dans la forme d'onde de modulation, entraîne des harmoniques de courant de charge et provoque des EMI (interférences électromagnétiques), des pertes de puissance, etc. La technique SPWM est une technique de modulation efficace qui ne nécessite aucun composant supplémentaire et élimine facilement les harmoniques inférieures[60].

Pour la technique SPWM, (m-1) ondes porteuses sont nécessaires pour un onduleur à (m) niveaux. L'amplitude et la fréquence de toutes les ondes porteuses doivent être identiques[60].

• L'indice de modulation de fréquence est donné par :

$$m = \frac{f_s}{f_m}$$
 et : m>1

Avec : f_s : Fréquence de la porteuse.

 f_m : Fréquence de la modulante.

• Le cœfficient de réglage r est donné par :

$$r = \frac{2A_m}{v_{dc}}$$
 II-14

Avec : v_{dc} : Tension d'alimentation.

 A_m : Amplitude de la tension de référence (modulante).

Dans le cas d'un onduleur T-NPC à 3N, deux signaux triangulaires (U_{p1}, U_{p2}) sont comparés avec trois signaux sinusoïdaux $(V_{ref1}, V_{ref2}, V_{ref3})$.

Sachant que les porteuses U_{p1}, U_{p2} sont conçues afin de commander les interrupteurs K_{i1}, K_{i3} et

*K*_{*i*2}, *K*_{*i*4} respectivement[59].

Donc :

$$K_{mk} = \begin{cases} 1 \ si: V_{mk} \ge U_{p1} & \text{II-15} \\ 1 \ si: V_{mk} \le U_{p2} & \\ 0 \ sinon & \end{cases}$$

Avec : V_{mk} : Tension de référence et k prend les valeurs : 1,2 et 3.

 U_{p1} : Tension de la première porteuse.

 U_{p2} : Tension de la deuxième porteuse.

 K_{mk} : Etat de l'interrupteur.

• Les tensions de références sont exprimées par :

$$V_{ref1}(t) = r \frac{v_{dc}}{2} \sin(\omega t)$$
 II-16
$$V_{ref2}(t) = r \frac{v_{dc}}{2} \sin\left(\omega t - \left(\frac{2\pi}{3}\right)\right)$$
$$V_{ref3}(t) = r \frac{v_{dc}}{2} \sin\left(\omega t - \left(\frac{4\pi}{3}\right)\right)$$

Avec r le coefficient de réglage.

On distingue deux types de modulations multi porteuses[59], [60] :

•Déplacement de phase (PS-PWM) :

Dans la technique SPWM déphasée (figure II-7), toutes les ondes porteuses ont la même amplitude et la même fréquence, mais il y a un déphasage entre les signaux porteurs adjacents, le déphasage entre deux ondes porteuses est donné par :

$$\varphi = \left(\frac{360^0}{m-1}\right) \tag{II-17}$$

Donc dans le cas d'un onduleur T-NPC à 3N le déphasage est π .



Figure II-7 : Principe de la technique MLI triangulo-sinusoïdale (PS-PWM).

•Niveau décalé (LS-PWM) :

Ce type de modulation sinusoïdale résulte de la superposition de 2 porteuses unipolaires ou plus, superposées soit, en forme de phase (Phase Disposition PD), soit en forme d'opposition de phase (Opposition Disposition POD), soit en forme alternative d'opposition de phase (Alternative Opposition Disposition APOD) (figure II-8).



Figure II-8 : Principe de la technique MLI triangulo-sinusoïdale (LS-PWM).

a) Résultats de simulation

Les figures suivantes montrent les résultats de simulation de la commande MLI sinusoïdale avec l'onduleur T-type 3-niveaux. Cette simulation est faite pour les deux porteuses unipolaires (Phase Disposition PD) et bipolaires, afin de saisir la différence entre elles et leur impact sur le spectre harmonique.

La simulation est faite pour différentes valeurs de coefficient de réglage r avec une fréquence d'échantillonnage de 10 [kHz] pour un premier temps. Puis, avec une fréquence de 2 [kHz] dans un deuxième temps.



Résultats de simulation pour une porteuse unipolaire LS-PWM

Figure II-9 : Simulation de l'onduleur T-NPC 3N avec la technique MLI sinusoïdale (LSPWM) pour r=1, m=200 (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie



(c)

(d)

Figure II-10 Simulation de l'onduleur T-NPC 3N avec la technique MLI sinusoïdale (LSPWM) pour r = 1, m = 40 (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie.

r = 1 m = 40



 $r = 2/\sqrt{3}$ et m = 200

Figure II-11 : Simulation de l'onduleur T-NPC 3N avec la technique MLI sinusoïdale (LSPWM) pour r = $2/\sqrt{3}$, m= 200 (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie



Figure II-12 : Tension mode commun de la technique MLI sinusoïdale (LSPWM)



Figure II-13 : (a) Courbe de réglage de la technique LS-PWM (b) Variation du THD en fonction du taux de modulation *r* de la technique LS-PWM

b) Interprétation des résultats de simulation

D'après la courbe de la variation du THD, l'augmentation du taux de modulation r diminue la valeur du THD et donc on aura une augmentation dans l'amplitude du fondamentale et une diminution dans l'amplitude des harmoniques que ce soit dans le courant ou la tension. La courbe de réglage montre que le taux maximal de la valeur du coefficient de réglage est fixé à r=1. Sinon au-delà de cette valeur on aura une saturation et une apparition des harmoniques de faible fréquence ce qu'est remarquer dans notre simulation pour (r= $2/\sqrt{3}$).

Pour un indice de modulation m=200 nous constatons l'apparition des harmoniques au voisinage du rang 200, ce qui correspond à la fréquence de commutation 10 kHz et ses multiples mais, pour un indice de modulation m=40 l'apparition des harmoniques devient au voisinage du rang 40, ce qui correspond à la fréquence de commutation 2 kHz et ses multiples. Donc l'augmentation d'indice de modulation nous permet de repousser les harmoniques vers les hautes fréquences facilitant ainsi, leur neutralisation.

Les résultats obtenus pour m=40 et m=200 nous montre que la variation d'indice de modulation m n'influence pas le THD de la tension mais, elle améliore celui du courant ainsi que la forme d'onde des signaux de sortie.

Pour la tension de mode commun elle est égale à Vdc/3.

En conclusion, la technique SPWM donne de meilleurs résultats avec un taux de modulation r = 1 (Càd, la limite de la régulation) et une fréquence d'échantillonnage moyenne (10 kHz- 25kHz), lors de son application sur l'onduleur T-NPC, afin d'atteindre : un THD minimal avec en plus, une absence des harmoniques de faible rang.



Résultats de simulation pour une porteuse bipolaire PS-PWM

Figure II-14 : Simulation de l'onduleur T-type 3N avec la technique MLI sinusoïdale (PSPWM) pour r = 1, m = 20 (a) Tension de sortie (b) Spectre de la tension de sortie(c) Courant de sortie (d) Spectre du courant de sortie.



 $r = 2/\sqrt{3}$ et m = 200

Figure II-15 Simulation de l'onduleur T-type 3N avec la technique MLI sinusoïdale (PSPWM) pour r = $2/\sqrt{3}$, m = 200 (a) Tension de sortie (b) Spectre de la tension de sortie(c) Courant de sortie (d) Spectre du courant de sortie.



Figure II-16 : Tension mode commun de la technique MLI sinusoïdale (PSPWM)



Figure II-17 : (a) Courbe de réglage de la technique (PS-PWM) (b) Variation de THD en fonction du taux de modulation r pour technique (PSPWM)

c) Comparaison entre la PS-PWM et la LS-PWM

La porteuse unipolaire offre le meilleur THD accompagné d'une apparition des harmoniques au rang de la fréquence de commutation.

La porteuse bipolaire donne un signal moins sinusoïdal et repousse les harmoniques jusqu'à 2 fois la fréquence de découpage, ce qui facilite beaucoup plus leur filtrage. Toutefois,

la porteuse bipolaire donne un taux de distorsion plus élevé et une amplitude d'harmonique qui tend au double de celle unipolaire.

Les deux méthodes ont la même plage de linéarité pour un maximum de r=1.

La tension en mode commun pour la porteuse bipolaire (Vdc/6) est plus faible que celle de l'unipolaire (Vdc/3).

II.4.2.2 Modulation à largeur d'impulsion avec injection des harmoniques de rang 3 (Third Harmonic Injection Pulse Width Modulation THIPWM)

L'un des principaux inconvénients de la SPWM est la limite de linéarité, qui met fin à la région linéaire à un indice de modulation r=1. Le fonctionnement au-delà de la région linéaire (c'est-à-dire la région de surmodulation) est problématique car cela produit des harmoniques de bas ordre avec des amplitudes plus élevées[61].

En général, la modulation par largeur d'impulsion à injection de troisième harmonique (THIPWM) est utilisée pour augmenter la région linéaire. L'amplitude d'injection de la troisième harmonique affecte simultanément l'extension de la linéarité et le THD[61]. Une extension maximale de la linéarité jusqu'à 15,47% est possible en ajoutant un sixième du fondamental dans la tension de référence de sortie pour chaque phase du convertisseur (Figure II-20)[56], [60].

Ce signal est de la forme :

$$h_3 = \frac{A_m}{6} \sin(3\omega t)$$
 II-18

Un nouvel ensemble d'équations est établi pour générer de nouvelles références, comme défini dans II-19

$$V_{ref1}(t) = r \frac{v_{dc}}{2} (\sin(\omega t) + \frac{1}{6} \sin(3\omega t))$$

$$V_{ref2}(t) = r \frac{v \, dc}{2} \left(\sin\left(wt - \left(\frac{2\pi}{3}\right)\right) + \frac{1}{6} \sin(3wt) \right)$$

$$V_{ref3}(t) = r \frac{v \, dc}{2} \left(\sin\left(wt - \left(\frac{4\pi}{3}\right)\right) + \frac{1}{6} \sin(3wt) \right)$$
II-19



Figure II-18 : Principe de la technique MLI avec injection de l'harmonique du rang 3

a) Résultats de simulation

Les figures suivantes présentent les résultats de simulation de la commande MLI avec injection de l'harmonique de rang 3, avec différentes valeurs du coefficient de réglage r et une fréquence d'échantillonnage de 10 [kHz].



Figure II-19 : Simulation de l'onduleur T-NPC 3N par la technique THIPWM pour $\mathbf{r} = 2/\sqrt{3}$ et $\mathbf{m} = (\mathbf{a})$ Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie.



r = 1.2 et m = 200

Figure II-20 : Simulation de l'onduleur T-NPC 3N par la technique THIPWM pour r = 1,2 et m = 20 (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie.


Figure II-21 : Tension mode commun de la technique THIPWM



Figure II-22 : (a) Courbe de réglage de la technique THIPWM. (b) Variation de THD en fonction du taux De modulation **r** pour la technique THIPWM

b) Interprétation des résultats de simulation

La courbe de réglage montre que le taux maximal de la valeur du coefficient de réglage est devenu fixé à $r=2/\sqrt{3}$. Sinon au-delà de cette valeur on aura une saturation et une apparition des harmoniques de faible fréquence ce qu'est remarquer dans notre simulation pour (r=1.2). Donc la tension du fondamentale disponible à la sortie de l'onduleur est augmentée de 15.47 % par rapport à celle trouvée avec la MLI sinusoïdale car l'injection de l'harmonique de rang 3 permet d'augmenter la plage de modulation linéaire sans pour autant subir une sur-modulation.

D'après la courbe de la variation du THD, l'augmentation du taux de modulation r diminue la valeur du THD et donc pour la limite $r = 2/\sqrt{3}$ on aura la meilleure qualité spectrale.

En conclusion, l'injection de l'harmonique de rang 3 augmente la plage de linéarité de 15.47 % car elle diminue l'amplitude maximale de la référence.

II.4.2.3 Modulation à largeur d'impulsion vectorielle (Space Vector Pulse Width Modulation SVPWM)

Dans la modulation par vecteur spatial, les impulsions de déclenchement des commutateurs sont générées en utilisant le concept de vecteurs spatiaux. Les tensions de phase produites par le NPC de type T sont transformées en vecteurs d'espace pour l'exécution de la SVPWM[56].

La SVPWM permet d'étendre la plage de modulation linéaire de 15 % supplémentaire, par rapport à la SPWM. Cependant, l'algorithme SVPWM est plus complexe que celui de la SPWM en raison du nombre élevé des états de commutation lesquels évoluent avec l'augmentation du nombre de niveaux des convertisseurs[62].

En supposant le fonctionnement équilibré de l'onduleur, alors les tensions triphasées peuvent être transformées en tensions biphasées dans le plan α , β en utilisant la transformation de Clarke[62].

$$\begin{bmatrix} v_{\alpha}(t) \\ v_{\beta}(t) \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_{ref1(t)} \\ v_{ref2}(t) \\ v_{ref3}(t) \end{bmatrix}$$
II-20



Figure II-23 : Transformation de ABC en αβ

Un vecteur de référence est exprimé comme la somme en phase des deux tensions de phase dans le plan.

$$v_{vef} = v_{\alpha}(t) + j v_{\beta}(t)$$

Ce vecteur de référence tourne avec une vitesse angulaire w où :

$$w = 2\pi f$$

f = fréquence fondamentale de la tension de sortie souhaitée.

Le nombre total d'états de commutation dans l'onduleur à trois niveaux est égal à $N^m = 3^3 = 27$ (m et N sont le nombre de phase du convertisseur et le nombre de niveaux de la tension à générer respectivement), ce qui correspond aux vecteurs de tension (tableau II-3).

Les niveaux de tension positif [P], neutre [O], ou négatif [N] correspond à +Vdc/2, 0 et

-Vdc/2 respectivement.

E	tat des bra	as	Vecteur d'espace			
A	В	С	Vecteurs	V _{ref}	θout	
Р	Р	Р	V ₀	0	0	
0	0	0	V_0	0	0	
N	Ν	N	V_0	0	0	
Р	0	0	V_1	$2 V_{\rm DC}$	0	
0	N	N		3 2		
P	Ν	Ν	V_2	$\frac{4V_{\rm DC}}{32}$	0	
Р	0	N	<i>V</i> 3	$\frac{2}{\sqrt{3}}\frac{V_{\rm DC}}{2}$	$\frac{\pi}{6}$	
Р	Р	0	V_4	$2 V_{\rm DC}$	π	
0	0	N		32	3	
Р	Р	N	V_5	$\frac{4V_{DC}}{32}$	$\frac{\pi}{3}$	
0	Р	N	V_6	$\frac{2}{\sqrt{3}} \frac{V_{\text{DC}}}{2}$	$\frac{\pi}{2}$	
0	Р	0	V_7	$2V_{\rm DC}$	2π	
N	0	N		32	3	
N	Р	N	V_8	$\frac{4V_{\rm DC}}{32}$	$\frac{2\pi}{3}$	
N	Р	0	V 9	$\frac{2}{\sqrt{3}}\frac{V_{\rm DC}}{2}$	$\frac{5\pi}{6}$	
0	Р	Р	<i>V</i> ₁₀			
N	0	0		$\frac{2V_{\text{DdC}}}{32}$	π	
N	Р	Р	<i>V</i> ₁₁	$\frac{4V_{DC}}{32}$	π	
N	0	Р	<i>V</i> ₁₂	$\frac{2 V_{\rm DC}}{\sqrt{3} 2}$	$\frac{-5\pi}{6}$	
0	0	Р	<i>V</i> ₁₃	<u>2 V DC</u>	-2π	
N	0	0		32	3	
N	N	Р	<i>V</i> ₁₄	<u>4 V_{DC}</u> 3 2	$\frac{-2\pi}{3}$	
0	Ν	Р	<i>V</i> ₁₅	$\frac{2}{\sqrt{3}}\frac{V_{\rm DC}}{2}$	$\frac{-\pi}{2}$	
Р	0	Р	<i>V</i> ₁₆	$2 V_{DC}$	-π	
0	N	0		3 2	3	
Р	N	Р	<i>V</i> ₁₇	$\frac{4V_{\rm DC}}{32}$	$\frac{-\pi}{3}$	
Р	N	0	V ₁₈	$\frac{2}{\sqrt{3}}\frac{V_{\rm DC}}{2}$	$\frac{-\pi}{6}$	

Tableau II-3: Vecteurs de sortie de l'onduleur T-NPC triphasé.

D'après le Tableau II-3, il existe18 vecteurs spatiaux. Les vecteurs de tension sont divisés en quatre groupes en fonction de leur taille : vecteur nul VN (V0), petits vecteurs PV (V1, V4, V7, V10 et V13), vecteurs moyens VM (V3, V6, V9, V12 et V15) et grands vecteurs GV (V2, V5, V8, V11, V14 et V17) comme le montre diagramme vectoriel (fig).



Figure II-24 : Diagramme vectoriel de l'onduleur T-NPC triphasé.

Le diagramme des vecteurs spatiaux se compose de deux hexagones L'espace est divisé en six secteurs délimités par les grands vecteurs dont chacun abrite quatre régions : R_1 , R_2 , R_3 , et R_4 [53].

Dans la modulation par vecteur spatial, l'intervalle de commutation de chaque vecteur doit être calculé. La procédure pour l'obtenir implique :

- A. Détermination du secteur
- B. La sélection de la région.
- C. Calcul des temps de commutation.
- D. Identification de la séquence de commutation.
- E. Séquence des vecteurs.

a) Détermination du secteur

La figure suivante Figure (II.25) met en évidence les six secteurs du diagramme vectorielle :



Figure II-25 : Secteurs et régions du diagramme vectoriel

Le secteur d'opération pour tout vecteur de référence, peut être déterminé par la relation suivante :

secteur =
$$int\left(\frac{\theta}{60}\right) + 1$$
 II-21

Et :

$$\theta = \tan^{-1} \left(\frac{v_{\beta}(t)}{v_{\alpha}(t)} \right)$$
 II-22

b) La sélection de la région.

La longueur du vecteur de référence est résolue en deux longueurs m1 et m2. Ils sont obtenus par projection du vecteur de référence *Vref* sur chaque secteur (Figure II-26) telle que :

$$m_{1} = m_{n} \left(\cos \theta_{n} - \frac{\sin \theta_{n}}{\sqrt{3}} \right)$$

$$m_{2} = m_{n} \left(\frac{\sin \theta_{n}}{\sqrt{3}} \right)$$

$$m_{n} = \frac{3|v_{vef}|}{v_{DC}}$$
II-23



Figure II-26 : Projection du vecteur d'espace dans le 1er secteur

Les conditions de sélection de région sont :

c) Calcul des temps de commutation.

Dans une période d'échantillonnage T_s , le vecteur d'espace v_{vef} se reconstitue à partir d'une moyenne temporelle des trois vecteurs de tensions qui forment la région où il se trouve (II.27), tel que :

$$v_{ref} = d_x v_x + d_y v_{y+} d_z v_z$$
 II-25

$$d_z = \frac{Tz}{Ts}$$

 d_x , d_y et d_z : Les rapports cycliques des vecteurs Vx, Vy et Vz respectivement.

 $T_{\rm x} + T_{\rm F} + T_{\rm Z} = T_{\rm S}$

 $\begin{cases} d_x = \frac{Tx}{Ts} \\ d_y = \frac{Ty}{Ts} \end{cases}$

Le tableau II-4 montre les expressions des rapports cycliques des vecteurs à appliquer selon la région[56].

Tableau II-4: Les rapports cycliques des différentes régions.

	d_{x}	d_{y}	d_{z}
R ₁	$2m_{v}\sin\left(\frac{\pi}{3}-\theta_{0ut}\right)$	$1 - 2m_v \sin\left(\frac{\pi}{3} + \theta_{0ut}\right)$	$2m_v \sin(\theta_{0ut})$
R ₂	$1 - 2m_v \sin(\theta_{0ut})$	$-1+2m_{v}\sin\left(\frac{\pi}{3}+\theta_{0ut}\right)$	$1 - 2m_v \sin\left(\frac{\pi}{3} - \theta_{0ut}\right)$
R ₃	$2 - 2m_v \sin\left(\frac{\pi}{3} + \theta_{0ut}\right)$	$2m_v \sin(\theta_{0ut})$	$-1+2m_{v}\sin\left(\frac{\pi}{3}-\theta_{0ut}\right)$
R ₄	$-1 + 2m_v \sin(\theta_{0ut})$	$2m_v \sin\left(\frac{\pi}{3} - \theta_{0ut}\right)$	$2 - 2m_{v}\sin\left(\frac{\pi}{3} + \theta_{0ut}\right)$

 m_v : le ration de la tension de l'onduleur. Il est défini par :

$$m_{v} = \frac{\sqrt{3}}{2} \frac{v_{ref}}{v_{DC}} = \frac{\sqrt{3}}{2}r$$
 II-26

 θ_{0ut} , dans les autres secteurs (2 à 6) peuvent être calculés en utilisant les équations ci-dessus en les remplaçant par θ' . Où :

$$\theta' = \theta - (N-1)\frac{\pi}{3}$$

N=Nombre de secteurs (1, 2,.,6)

d) Identification de la séquence de commutation.

Les durées d'application (T_x , T_y et T_z) de chaque vecteur (V_x , V_y et V_z) sont classées en ordre, en fonction de la région, dans le tableau II-5 pour la 1^{ère} demi période $T_s/2$, et en ordre inverse pour l'autre demi période.

Tableau II-5 : Durées d'application des vecteurs selon la région

Region		Demi period $Ts/2$									
R_1	$T_{\rm Z}/6$	$T_{\rm K}/4$	$T_{\rm F}/4$	$T_{\rm Z}$	/6	$T_{\rm K}/4$	$T_{\rm F}/$	$T_4 T_Z/6$			
R_2	$T_{\rm F}/4$		$Tx/4$ T_Z		/2	$T_{\rm F}/$	4	$T_{\rm K}/4$			
R ₃	$T_{\rm Z}/2$	4	$T_{\rm K}/2$			$T_{\rm F}/2$		$T_{\rm Z}/4$			
R_4	$T_{\rm Z}/2$	4	$T_{\rm K}/2$			$T_{\rm F}/2$		$T_{\rm Z}/4$			

e) Séquence des vecteurs

L'utilisation des états redondants du vecteur d'espace dans le groupe PV et VN offre l'avantage de pouvoir minimiser le nombre de commutations pendant une période d'échantillonnage, ce qui conduit à la minimisation des pertes en puissance de l'onduleur (perte par commutation)

Afin d'atteindre ce but, les étapes suivants sont à respecter :

• Appliquer les trois états dans un ordre donné pendant une demi période de modulation et dans l'ordre inverse dans l'autre demi période, Ceci permet d'avoir une seule commutation lors du passage d'une région à l'autre et d'un secteur à l'autre.

• L'application des trois états dans un ordre donné pendant une demi période de modulation ensuite, dans l'ordre inverse pendant l'autre demi période (Tableau II-5) permettant ainsi, de garder le même vecteur pendant le passage d'une période à une autre dans la même région.



Figure II-27: Sens d'application des vecteurs

Le problème du déséquilibre des capacités peut être évité en divisant équitablement la durée d'application des vecteurs redondants.

Tableau II-6:	Séquences	des états	de l'onduleur	T-NPC dans	le secteur 1.
---------------	-----------	-----------	---------------	-------------------	---------------

Secteur			_	R ₁	_		_			R ₂		_		R	3	_		F	4	
	Ν	0	0	0	Р	Р	Р	0	0	Ρ	Р	Р	0	Р	Р	Р	0	Р	Р	Р
1	Ν	Ν	0	0	0	Р	Р	Ν	0	0	0	Р	Ν	Ν	0	0	0	0	Р	Р
	Ν	Ν	Ν	0	0	0	Р	Ν	Ν	Ν	0	0	Ν	Ν	Ν	0	Ν	Ν	Ν	0

f) Résultats de simulation

Les figures suivantes montrent la simulation de l'onduleur avec la SVM avec la même charge et pour la même fréquence d'échantillonnage de 10 [kHz].



r = 0.8 et m=200

 $\label{eq:Figure II-28: Simulation de l'onduleur T-NPC 3N avec la technique MLI vectorielle pour r = 0. \ , m = 200 \ (a) \ Tension \ de \ sortie \ (b) \ Spectre \ de \ la tension \ de \ sortie \ (c) \ Courant \ de \ sortie \ (d) \ Spectre \ du \ courant \ de \ sortie \ du \ sortie \ sortie \ sortie \ du \ sortie \ so$



 $r = 2/\sqrt{3}$ et m = 200

Figure II-29 : Simulation de l'onduleur T-NPC 3N avec la technique MLI vectorielle pour $r = 2/\sqrt{3}$, m = 200 (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie



r = 1.2 et m = 200

 $\label{eq:Figure II-30} \begin{array}{l} Figure \ II-30: Simulation \ de \ l'onduleur \ T-NPC \ 3N \ avec \ la \ technique \ MLI \ vectorielle \ pour \ r=1,2 \ , \ m=200 \ (a) \ Tension \ de \ sortie \ (b) \ Spectre \ de \ la \ tension \ de \ sortie \ (c) \ Courant \ de \ sortie \ (d) \ Spectre \ du \ courant \ de \ sortie \ \end{array}$



r = 1.2

r = 0.8

Figure II-31 : Tension mode commun de la technique MLI vectorielle



Figure II-32 : (a) Courbe de réglage de latechnique MLI vectorielle (b) Variation du THD en fonctiondu taux de modulation r pour la technique MLI vectorielle

Interprétation des résultats de simulation

Pour un indice de modulation m=200 nous constatons l'apparition des harmoniques au voisinage du rang 200, ce qui correspond à la fréquence de commutation 10 kHz et ses

multiples. Plus nous nous éloignons du rang 200 correspondant à notre fréquence de découpage, plus l'amplitude de ces harmoniques diminue.

En simulant avec un coefficient de réglage r = 0.8, la tension v_{An} prend neuf valeurs différentes : En simulant avec un coefficient de réglage r = $2/\sqrt{3}$, la tension v_{An} prend neuf valeurs différentes : $(2v_{DC}/3)$, $(v_{DC}/2)$, $(v_{DC}/3)$, $(v_{DC}/6)$, $(-v_{DC}/6)$, $(-v_{DC}/3)$, $(-v_{DC}/2)$, $(-2v_{DC}/3)$.

La courbe de réglage montre que l'augmentation de la valeur du coefficient de réglage est linéaire avec l'augmentation du fondamental de la tension de sortie jusqu'à la valeur r= $2/\sqrt{3}$.

Pour r >2/ $\sqrt{3}$ (sur – modulation), il y'aura une saturation et la tension de sortie sort de l'hexagone délimité par les sommets des secteurs avec une apparition des harmoniques de faible fréquence comme montre la figure II-32(a) (r=1.2).

D'après la courbe de la variation du THD, l'augmentation du taux de modulation r diminue la valeur du THD et donc pour la limite $r = 2/\sqrt{3}$ on aura une meilleure qualité spectrale ce qui apparait bien dans les résultats de simulation pour r=0.8 et r= $2/\sqrt{3}$.

En conclusion, la SVM permet d'augmente la plage de linéarité de 15.47 % comme la MLI avec injection d'harmonique du rang 3 mais avec des meilleures valeurs du THD.

II.4.2.4 Modulation à largeur d'impulsion calculée

Cette technique de MLI consiste à calculer les instants de commutation des interrupteurs de manière à répondre à certains critères portant sur le spectre fréquentiel de l'onde délivrée par l'onduleur. Les critères usuellement retenus sont [63]:

- élimination d'harmoniques de rangs spécifiés,
- élimination d'harmoniques dans une bande spécifiée,
- minimisation d'un critère harmonique global.

Généralement, on utilise une onde qui présente une symétrie par rapport au quart de période puis, on déduit les autres angles par symétrie. La figure(II-33), nous montre après

décomposition en série de fourrier un signal MLI bipolaire symétrique par rapport au quart de période et antisymétrique par rapport à la demi période[63].



Figure II-33 : Allure de la tension MLI

On obtient après décomposition de série de Fourier de cette tension l'équation suivante :

$$A_n = \frac{-4}{n\pi} \sum_{i=1}^k (-1)^k \cos(n\alpha_k)$$
 II-27

n = le rang d'harmonique à éliminer (3,5,....(2p-1)), An représente l'amplitude de l'harmonique n

k = le nombre d'angles

Les angles de commutations ($\alpha_1, \alpha_2, ..., \alpha_k$) nous permettent, en les contrôlant [64], [65]:

•D'éliminer k harmoniques avec la résolution du système d'équations $A_n=0$:

$$\begin{cases} \cos(5\alpha_1) - \cos(5\alpha_2) + \cos(5\alpha_3) - \pm \cos(5\alpha_k) = 0\\ \cos(7\alpha_1) - \cos(7\alpha_2) + \cos(7\alpha_3) - \pm \cos(\alpha_k) = 0\\ \dots \\ \cos(2p - l) \alpha_1) - \cos((2p - l) \alpha_2) + \cos((2p - l) \alpha_3) - \dots \pm \cos((2p - l) \alpha_k) = 0 \end{cases}$$
II-28

•D'éliminer k-1 harmoniques et de forcer l'amplitude du fondamental a une valeur désirée avec la résolution du système d'équations (A_1 =r et A_n =0) ou r désigne l'amplitude du fondamental désiré :

$$\begin{cases} \cos(\alpha_1) - \cos(\alpha_2) + \cos(\alpha_3) - \pm \cos(\alpha_k) = r \\ \cos(5\alpha_1) - \cos(5\alpha_2) + \cos(5\alpha_3) - \pm \cos(5\alpha_k) = 0 \\ \cos(7\alpha_1) - \cos(7\alpha_2) + \cos(7\alpha_3) - \pm \cos(\alpha_k) = 0 \\ \dots \\ \cos(2p - l) \alpha_1) - \cos((2p - l) \alpha_2) + \cos((2p - l) \alpha_3) - \dots \pm \cos((2p - l) \alpha_k) = 0 \end{cases}$$

a) Méthode numérique pour la résolution d'un système d'équations non linéaires

Le système d'équation à résoudre est un système non linéaire. Donc on doit linéariser nos équations en utilisant une méthode numérique. La méthode de Newton-Raphson est utilisé dans ce travail. L'algorithme de résolution d'une équation F(x)=0 est le suivant[66] :

- 1) Choisir un vecteur initial x_0 .
- 2) Calcule des valeurs $F(x_0)$.
- 3) Déterminer la valeur $\Delta x = H^{-1}(x_0)F(x_0)$ *H* représente la matrice hessienne
- 4) On calcule le nouveau vecteur $x_1 = x_0 + \Delta x$
- 5) Si $||x_1 x_0|| <$ tolérance on revient à la deuxième étape

b) Résultats de simulation

Les figures suivantes montrent la simulation de l'onduleur avec la MLI calculée avec la même charge et une fréquence de référence 50 Hz.



FigureII-34 : II-35 Simulation de l'onduleur T-NPC 3N avec la technique MLI calculé pour l'élimination de H5 H7 H11 (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie

A5=0, A7=0, A11=0





FigureII-36 : II-37 Simulation de l'onduleur T-NPC 3N avec la technique MLI calculé pour l'élimination de H₅ H₇ et la régulation du fondamental à 80% de la tension de bus continu (a) Tension de sortie (b) Spectre de la tension de sortie (c) Courant de sortie (d) Spectre du courant de sortie



Figure II-38 : tension mode commun de la technique MLI calculé

c) Interprétation des résultats de simulation

D'après la figure II-36 pour r=0.8 les harmoniques de faible fréquence d'ordre impaire du rang (5,7) ont été éliminés avec la régulation de la valeur du fondamental à la valeur désire.

D'après la figure II-37 les harmoniques de faible fréquence d'ordre impaire du rang (5,7,11) ont été éliminés et le THD a diminué à cause de l'élimination d'un harmonique en plus.

La Tension de mode commun est minimisée jusqu'à Vdc/6.

En conclusion la mli calculé nous permet d'éliminer les harmoniques sélectionnés avec une possibilité de régulé l'amplitude du fondamental a une valeur désirée.

II.4.3 Comparaison entre les techniques de modulation :

Le tableau II-7 Présente une comparaison entre les cinq techniques de modulation selon deux facteurs essentiels : l'utilisation du bus continu, le taux de distorsion harmonique THD et la tension de mode commun et la complexité de mise en œuvre.

	PLEINE ONDE (FULL WAVE)	MLI SINUSOÏDALE (SPWM)	MLI AVEC L'INJECTION DE L'HARMONIQ UE DE RANGE 3 (THIPWM)	MLI VECTORIELL E (SVPWM)	MLI CALCULE (P-CPWM)
Taux de distorsion harmonique (THD) de la tension	Moyen	Bon	Bon	Très bon	Bon
THD du courant	Moyen	Bon	Bon	Très bon	Bon
Amplitude du fondamental	Très élevée	Moyen	Élevée	Élevée	Élevée
Zone de dépendance linéaire		S'étend jusqu'à r = 1	S'étend jusqu'à r = $\frac{2}{\sqrt{3}}$	S'étend jusqu'à $r = \frac{2}{\sqrt{3}}$	
Harmonique de faible rang	Existent	Repoussées au rang de la fréquence de commutation	Repoussées au rang de la fréquence de commutation	Repoussées au rang de la fréquence de commutation	Inexistent
Tension mode commun [V]	83.33	Ls :166.6 Ps :83.33	166.6	166.6	83.33
Algorithme	Simple	Simple	Simple	Compliqué	Simple

Tableau II-7 : Comparaison entre les différentes techniques de modulation.



Figure II-39 : (a) Comparaison entre les courbes de réglage des 3 techniques de modulation (b) Comparaison entre les THD des 3 techniques de modulation.



Figure II-40 : Types de zones de fonctionnement pour les différentes stratégies de modulation.

A partir des comparaisons faites précédemment, plusieurs conclusions ont aboutis :

- La zone de linéarité est la même pour les deux stratégies MLI avec injection de l'harmonique de rang 3 et la MLI vectorielle. Ces derniers sont les plus répandues car offrant les mêmes performances.
- La distorsion harmonique totale est plus faible en THIPWM et SVPWM qu'en SPWM. Mais la SVPWM offre le meilleur THD et une utilisation maximale de la

tension continue par rapport aux autres méthodes

- La tension mode commun pour la technique LS-SPWM, SVPWM, THIPWM atteint une valeur maximale de $V_{dc}/3$ mais pour la MLI calculé, PS-SPWM et la commande pleine onde elle est réduit à $V_{dc}/6$.
- Les résultats de simulation et la figure II-39 montrent que la plus grande valeur d'amplitude du fondamental est obtenue par la commande pleine onde.
- La mli calculé nous permet d'éliminer les harmoniques sélectionnés avec une possibilité de régulé l'amplitude du fondamental à une valeur désirée

II.5 Conclusion :

Dans ce chapitre, en premier lieu, on a traité la structure de l'onduleur T-NPC à 3-niveaux, son principe de fonctionnement ainsi que la modélisation de ce système.

Par la suite, nous avons entamé les différentes stratégies de modulation qui sont : la commande pleine onde, la technique MLI triangulo-sinusoïdale, la MLI avec injection de l'harmonique de rang3, la MLI vectorielle ainsi que la MLI calculé.

Et puis une visualisation sur la tension de mode a été faite pour chaque stratégie de modulation.

On constate que les techniques MLI offrent l'avantage :

-Repousser les harmoniques de la tension de sortie vers des fréquences largement élevées facilitant leur filtrage

- Obtenir une onde quasi sinusoïdale par hmodulation de la tension de sortie.

- Possibilité de sélectionner les harmoniques à éliminer et d'ajuster l'amplitude de la tension de sortie fondamentale pour la MLI calculé

La commande pleine onde porte l'atout d'une utilisation maximale de la tension de la source.

Les modulations SPWM, THIPWM et SVPWM ont des avantages comme des inconvénients, chose qui nous a orientés à élaborer une comparaison entre elles.

La tension de mode commun est optimisée dans la commande pleine onde, la MLI pré calculé et la MLI bipolaire tel que CM=Vdc/6=33.3[V].

Le THD été meilleure dans les méthodes de la SVM, la THIPWM (THD=27.03% pour r=1.15) et la MLI précalculé (THD=26.44%) mais la SVM et la THIPWM présente des de sortie d'une forme plus sinosuidal par rapport à la MLI précalculé

La MLI vectorielle et la MLI avec injection présentent les méthodes les plus efficace et plus utilisée pour la réduction des harmoniques.

III DIMENSIONNEMENT DE L'ONDULEUR T-NPC

CHAPITRE III: DIMENSIONNEMENT DE L'ONDULEUR T-NPC

III.1 Introduction

Dans les convertisseurs statiques commandables, le processus de conversion de l'énergie électrique commence au moment où la commande éloignée pilote les dispositifs de commutation du convertisseur, selon une stratégie spécifique implémentée préliminairement au niveau de ce dernier.

Notre Réalisation pratique se compose de quatre parties principales :

•La partie Commande Représente un microcontrôleur également appelé calculateur numérique pour générer les signaux de commande dans notre cas on va utiliser la carte STM 32 F4 -Discovery.

•La partie puissance est la partie permettant la conversion de puissance par des commutations successives des interrupteurs de puissance tels que les IGBT, les Mosfets, les Transistors, les Diodes, ...

•La partie interface commande-puissance (driver) qui a le rôle d'isoler la partie commande de la partie puissance d'une part, et d'autre part d'amplifier les signaux de commande ainsi de leur adapter à l'onduleur

•Partie mesure et protection pour la protection contre les surcharges et les court-circuites et une procédure de mesure pour avoir de bon résultat

III.2 Présentation de prototype

L'onduleur T-NPC est défini par les caractéristiques suivantes :

GRANDEURS	VALEUR
La puissance transférée P	5[KW]
Tension d'alimentation VDC	600 [V]
Courant nominal In	7,73 [A]
Tension efficace de sortie (Etoile) V	220/380 [V]
Fréquence de découpage fS	5-10 [kHz]
Taux d'ondulation de la tension d'entrée maximale ΔV_s	5%

Tableau III-1 : caractéristique du prototype onduleur à structure T-NPC 3N

III.3 Partie commande

La commande moderne des convertisseurs de puissance s'appuie sur des solutions numériques qui ne cessent de se développer depuis leur introduction au marché.

Dans notre étude, on va utiliser l'une des solutions numériques qui est le microcontrôleur STM32F407VG appartenant à la famille STM32 de ST Microelectronics

III.3.1 Introduction sur la carte STM 32 F4 -Discovery

La famille STM32 de microcontrôleurs Flash 32 bits basée sur le processeur ARM® Cortex® M est conçue pour offrir de nouveaux degrés de liberté aux utilisateurs de microcontrôleurs. Il propose une gamme de produits 32 bits qui combine de très hautes performances, des capacités en temps réel, un traitement numérique du signal et un fonctionnement basse consommation et basse tension, tout en maintenant une intégration complète et une facilité de développement. La large gamme inégalée de dispositifs STM32, basée sur un noyau standard de l'industrie et accompagnée d'un vaste choix d'outils et de logiciels, fait de cette famille de produits le choix idéal, à la fois pour les petits projets et pour les décisions de plate-forme entières [86].

L'interface que on va utiliser pour programmer est STM32 cubeide STM32CubeIDE est un outil de développement multi-OS tout-en-un, qui fait partie de l'écosystème logiciel STM32Cube. STM32CubeIde est une plate-forme de développement C/C++ avancée avec des fonctionnalités de configuration périphérique, de génération de code, de compilation de code et de débogage pour les microcontrôleurs et microprocesseurs STM32. Il est basé sur le Framework Eclipse®/CDT et la chaîne d'outils GCC pour le développement, et GDB pour le débogage. Il permet l'intégration des centaines de plugins existants qui complètent les fonctionnalités de l'IDE Eclipse®[86].

STM32CubeIDE intègre les fonctionnalités de configuration STM32 et de création de projet de STM32CubeMX pour offrir une expérience d'outil tout-en-un et économiser du temps d'installation et de développement. Après la sélection d'un MCU ou MPU STM32 vide, ou d'un microcontrôleur ou microprocesseur préconfiguré à partir de la sélection d'une carte ou de la sélection d'un exemple, le projet est créé et le code d'initialisation généré. À tout moment du développement, l'utilisateur peut revenir à l'initialisation et à la configuration des périphériques ou middleware et régénérer le code d'initialisation sans impact sur le code utilisateur. Il comprend également des fonctionnalités de débogage standard et avancées, notamment des vues des registres du cœur du processeur, des mémoires et des registres périphériques, ainsi qu'une surveillance des variables en direct, une interface Serial Wire Viewer ou un analyseur de défauts.



Figure III-1 :STM32 CubeIDE

Un aperçu sur la STM32F4-Discovery, suivi d'une description générale de ses caractéristiques est présenté dans l'ANNEXE 2.

III.3.2 Les interruptions

Les interruptions consistent à mettre en pause l'exécution d'un programme, par un microcontrôleur, pour traiter une tâche qui est prioritaire devant cette exécution de programme.

Cela est très utile, par exemple, pour éviter de mobiliser les ressources du composant pour produire un délai.

Lors d'une interruption, le processeur sauve tout ou une partie de son état interne, et exécute ensuite une routine d'interruption. Une fois la routine est terminée, une instruction de retour d'interruption fait repartir le processeur à l'endroit où il avait été interrompu [81].

Les interruptions sont des événements qui arrivent de façon asynchrone par rapport à l'horloge qui cadence le microcontrôleur.

Elles peuvent être provoquées par un élément matériel qui entoure le composant, par exemple par le dépassement d'une certaine valeur par un timer, par l'appui sur un boutonpoussoir, ou éventuellement par la réception d'une donnée par un périphérique capable de faire une telle chose.

Elles peuvent également être générées par le microcontrôleur, par exemple dans le cas d'une division par zéro, d'une erreur détectée sur un périphérique, ou bien alors si la mémoire vive du microcontrôleur est complètement remplie [81].

Dans ce cas précis, on parle alors d'« interruption système », ou encore d' « exception ».



Figure III-2: Schéma du principe d'interruption

Dans les microcontrôleurs de la série STM32F4xx, le contrôleur d'interruption est appelé contrôleur d'interruption vectoriel imbriqué (NVIC) qui gère les priorités entre interruptions et gère aussi la sauvegarde/restauration des registres.



Figure III-3 : Exemple de demande d'interruption par le Timer 5 (IRQ) au début de la période

Pour la priorité des interruptions, il existe deux parties :

-groupe de priorité : détermine si une interruption peut couper une interruption courante.
-sous-priorité : détermine qui s'exécutera en premier si deux interruptions du même groupe arrivent en même temps.

Le contrôleur d'interruption vectoriel imbriqué (NVIC) est codé sur 32 bits. Chacun de ces vecteurs d'interruption contient l'adresse de la routine de service de l'interruption, cette adresse indique l'emplacement du code qui doit être traité lorsque l'interruption correspondante au vecteur d'interruption survient tel que L'ensemble des vecteurs d'interruption est contenu dans une table.

Tout vecteur d'interruption est donc localisé par l'adresse du début de la table, à laquelle s'ajoute un déplacement qui est propre à chaque vecteur d'interruption. Le registre qui permet de modifier l'adresse du début s'appelle « SCB_VTOR ».

Cette table de vecteurs contient, pour ses 16 premières positions, les adresses des exceptions, puis celles des 60 interruptions [81].

Adresses	Contenu de la mémoire (donnée de 32 bits)	Signification pour le STM32
0x0000 0000	Réservé	Emplacement de la mémoire réservé
0x0000 0004	Vecteur de l'exception 0	Reset
0x0000 0008	Vecteur de l'exception 1	NMI
0x0000 000C	Vecteur de l'exception 2	HardFault (Détection d'une erreur au niveau matériel)
0x0000 0040	Vecteur de l'interruption 1	Window Watchdog interrupt (Chien de garde)
0x0000 0044	Vecteur de l'interruption 2	PVD through EXTI Line detection interrupt (Surveillance de la tension d'alimentation)
0x0000 0048	Vecteur de l'interruption 3	Tamper and TimeStamp through EXTI line interrupts (Modification sur la broche TAMPER)
0x0000 00A4	Vecteur de l'interruption 25	TIM1 Update interrupt and TIM10 global interrupt
0x0000 0130	Vecteur de l'interruption 60	DMA2 Channel5 global interrupt (DMA2 canal 5)

Tableau III-2: Tables des adresses et leur signification

La progression dans les adressages se fait de 4 bits en 4 bits, car le contenu de la mémoire du STM32 est codé sur 32 bits, qui occupe 4 octets.

Pour obtenir l'adresse du vecteur d'une interruption, connaissant son numéro et l'adresse du début de la table des vecteurs, il faut suivre la formule suivante :

Adresse du vecteur = Adresse du début de la table des vecteurs + (4×16) + (4

Il faut, en effet, tenir compte du fait que les 16 premiers vecteurs sont ceux qui correspondent aux 16 exceptions.

Par exemple, le vecteur de l'interruption qui correspond à l'activation d'une interruption au niveau du timer 1 qui a était utilisé dans la génération de nos signaux de commande, qui sera utilisé dans l'un des exemples présentés ci-après, porte le numéro 25.

Cela signifie que, si la table des vecteurs n'a pas été déplacée, l'adresse du vecteur recherché est :

Adresse = 0 + (4 * 16) + (25 x 4),

Adresse = 0 + 64 + 100,

Adresse = 164, soit 0x0000 00A4, en notation hexadécimale.

•Les interruptions ont des priorités qui sont réglables, sauf pour les 4 premières exceptions, dont le niveau de priorité est fixe [81].

•La priorité est un nombre qui est lié à chaque interruption.

•Plus ce nombre est faible, plus l'interruption correspondante est prioritaire.

•Une interruption peut survenir alors qu'une autre interruption est déjà en cours de traitement.

•Si la nouvelle interruption est plus prioritaire que celle qui est exécutée, alors cette dernière sera mise en pause et laissera la nouvelle interruption se dérouler, jusqu'à ce qu'elle soit terminée. L'interruption précédente reprendra ensuite.

•Si la nouvelle interruption n'est pas prioritaire, l'interruption en cours de traitement continuera d'être exécutée sans aucune modification de son déroulement.

•Les niveaux de priorité des exceptions pouvant être modifiés peuvent l'être grâce aux registres nommés « SCB_SHPR1 », « SCB_SHPR2 » et « SCB_SHPR3 ».

•Les niveaux de priorité des interruptions peuvent l'être grâce aux registres nommés « NVIC_IPR0 » à « NVIC_IPR20 ».

III.3.3 Les Timer

Un timer (parfois appelée compteur) est un élément matériel spécial à l'intérieur de nombreux microcontrôleurs. Sa fonction est simple : ils comptent en haut ou en bas, selon la configuration, ainsi un timer avec une résolution de 8 bits pourra compter entre 0 à 255, un timer de 16 bits entre 0 à 65535[82].



Figure III-4 : schéma simplifié des Timers avancés

Parmi les rôles du Timer 4 :

•La génération des signaux de différentes fréquences.

•La mesure des impulsions d'entrée et le déclenchement des événements à fréquences ou délais connus.

•Générer des signaux PWM (Pulse Width Modulation).

Le tableau (III-3) suivant, présente la classification des 14 Timers inclus dans La carte STM32F4-Discovery selon leurs types [83].

Type du Timer	Timer	Type de comptage	Générateur de demande DMA	Canaux Capture/Compare	Sorties compléme- ntaires	Horloge Max du Timer (MHz)
Avancé	TIM1 TIM8	Up/Down	Oui	4	Oui	168
	TIM2 TIM5	Up/Down	Oui	4	Non	84
.	TIM3 TIM4	Up/Down	Oui	4	Non	84
Usage	TIM9	Up	Non	2	Non	168
general	TIM10 TIM11	Up	Non	1	Non	168
	TIM12	Up	Non	2	Non	84
	TIM13 TIM14	Up	Non	1	Non	84
Basic	TIM6 TIM7	Up	Oui	0	Non	84

Tableau III-3 : Types de Timers inclus dans la STM32.

Dans notre travail, on utilise les Timers avancés 1 et 8 à cause des avantages suivants :

- Ils ont des sorties complémentaires qui seront utiles pour générer les signaux de commandes complémentaires.

-La haute fréquence de l'horloge : 168MHz.

-La possibilité de générer le temps mort.

Le Timer avancé se constitue de 4 unités principales (Figure III-4) qui sont les suivantes :

III.3.3.1 Unité maitre / esclave (Master/slave unit)

Le Timer maître peut à la fois fournir la source d'horloge à l'unité de base du temps (et donc Agir comme un prescaler de premier ordre) ou déclencher le Timer esclave.

Une fois qu'un Timer fonctionne en mode maître, il devient capable d'alimenter, de réinitialiser, de démarrer, d'arrêter ou de synchroniser le compteur d'un autre Timer configuré en mode esclave. Ces actions se font via une ligne de sortie dédiée, appelée « Trigger OutputTRGO », connectée aux lignes internes correspondantes et dont l'appellation est : « Internal trigger inputs : ITR0, ITR1, ITR2et ITR3 » [86].

Il existe trois modes de synchronisation :

Mode cascade : dans ce cas le Timer2 intermédiaire joue le rôle d'esclave pour Timer3, et de maitre pour le Timer15 (Figure III-5)



Figure III-5 : Mode cascade

Mode parallèle : tous les Timers esclaves sont synchronisés par un seul maitre (mode utilisé dans notre travail) (Figure III-6)



Figure III-6 : Mode parallèle

Mode déclencheur externe : les Timers sont synchronisés par un signal provenant d'une broche externe (Figure III-7)



Figure III-7 Mode déclencheur externe

L'interconnexion entre les différents temporisateurs à travers les TRGO et les TRGI (Output trigger et Input trigger) s'effectue selon l'architecture interne de la carte. Le tableau III-4 montre l'interconnexion entre les différents Timers 4[83].

Slave TIM	ITR0(TS = 000)	ITR1(001)	ITR2(010)	ITR3(011)
TIM1	TIM5_TRGO	TIM2_TRGO	TIM3_TRGO	TIM4_TRGO
TIM8	TIM1_TRGO	TIM2_TRGO	TIM4_TRGO	TIM5_TRGO
TIM2	TIM1_TRGO	TIM8_TRGO	TIM3_TRGO	TIM4_TRGO
TIM3	TIM1_TRGO	TIM2_TRGO	TIM5_TRGO	TIM4_TRGO
TIM4	TIM1_TRGO	TIM2_TRGO	TIM3_TRGO	TIM8_TRGO
TIM5	TIM2_TRGO	TIM3_TRGO	TIM4_TRGO	TIM8_TRGO
TIM9	TIM2_TRGO	TIM3_TRGO	TIM10_TRGO	TIM11_TRGO
TIM12	TIM4_TRGO	TIM5_TRGO	TIM13_TRGO	TIM14_TRGO

Tableau III-4: interco	nnexion interne	entre les différents	temporisateurs
------------------------	-----------------	----------------------	----------------

Dans notre programmation on a défini le timer 2 comme un master pour synchroniser les timers 1 et 8 qui sont définie comme des esclaves en utilisant ITR1 (Input trigger 1).
La figureIII-8 montre la différence entre deux signaux non synchronisés, et deux signaux synchronisés.



Figure III-8 : (a) signaux non synchronisés (b) signaux synchronisés

III.3.3.2 Unité de base de temps (base time unit)

Le bloc principal de cette unité est un compteur de 16 ou 32 bits avec son registre de rechargement automatique associé (TIMx_ARR : où x représente le numéro du Timer) 6. L'unité de base de temps du Timer comprend :

a) Registre de comptage (TIMx_CNT)

Les registres de comptage peuvent s'incrémenter, se décrémenter, ou bien les deux. Ils se rechargent automatiquement à l'aide du registre TIMx_ARR [82].

- Mode UP (Edge_Aligned)

Dans ce mode, le compteur compte de 0 jusqu'à la valeur définie dans le registre TIMx_ARR. Puis il recommence à 0 et génère un évènement d'overflow (Update EVent - UEV).

- Mode DOWN (Edge_Aligned)

Même principe que dans le cas précédent où cette fois-ci, le compteur décrémente de la valeur seuil (TIMx_ARR-1) jusqu'à 0, puis recommence si la répétition est activée. L'événement est aussi généré à la fin de la décrémentation.

- Mode UP/DOWN (Centre_Aligned)

Dans ce mode, le compteur va de 0 à la valeur du registre $TIMx_ARR - 1$, génère un événement d'over flow, puis décompte jusqu'à 1 et génère un événement d'Under flow. Puis le compteur recommence le comptage à partir de 0.



Figure III-9 : modes de comptage

b) Influence de TIMx_RCR

Il est possible de compter/décompter de manière répéter un certain nombre de fois par le registre TIMx_RCR, avant de générer un UEV (Update event). Ceci est très utile pour la génération de signaux de type PWM par exemple. Sur la figure suivante, on peut observer l'impact du choix de la valeur du nombre de répétition indiqué dans TIMx_RCR sur la génération des UEV [82].



Figure III-10 : compteur de répétition

c) Registre prescaler (TIMx_PSC)

C'est un pré-diviseur du compteur, il permet la division de l'horloge de référence. Nous utiliserons la STM32f407, qui a une horloge principale par défaut (HCLK) de 168 MHz. Nous pourrions avoir une minuterie à 168 MHz, mais cela pourrait être trop rapide pour un bon nombre de nos applications. Un temporisateur de 16 bits peut compter jusqu'à 65 535 avant de basculer, ce qui signifie que nous pouvons mesurer des événements ne dépassant pas environ 390 microsecondes[82].



Figure III-11 : Exemple du prescaler.

Si nous souhaitons mesurer des événements plus longs, nous devons utiliser un prescaler, qui est un élément matériel qui divise la source d'horloge. Par exemple, un prescaler de 168 transformerait une horloge de 168 MHz en une horloge de 1 MHz.

d) Registre de rechargement automatique (TIMx_ARR)

Représente la période de comptage. Il est responsable sur la recharge des modes de comptage du TIMx - CNT[83].

La période de comptage pour les deux modes Up et Down est calculée comme-suit :

$$ARR = \frac{\text{System Core Clock}}{(\text{PSC} + 1)f_e} - 1$$
III-1

Pour le mode Center aligned elle est calculée par l'équation suivante :

$$ARR = \frac{\text{System Core Clock}}{2(\text{PSC}+1)f_e}$$
 III-2

Avec : SystemCoreClock : l'horloge principale du Timer.

III.3.3.3 Unité de canaux de temporisation

Un canal temporisé, mappé à une broche de microcontrôleur STM32, peut être utilisé en entrée comme en sortie. Le mode sortie (Output mode) est celui adopté pour notre étude[86].

a) Mode de sortie

Lorsqu'il est configuré en tant que sortie, le canal de temporisation est utilisé pour générer un ensemble de formes d'onde désirées. Un Timer avancé peut générer deux signaux complémentaires (TIMx_CHy et TIMx_CHyN) [69].

b) Mode PWM

Le timer peut aussi permettre la génération d'un signal dont la fréquence et le rapport cyclique sont contrôlables par des registres. On peut alors générer un signal dont la largeur des impulsions est modulée (PWM). Le registre TIMx_ARR (compteur) permet de définir la fréquence tandis que le registre TIMx_CCRx contrôle le rapport cyclique[82].



Figure III-12 : illustration de la génération de signaux pour différents rapports cycliques (duty cycle)

La sélection du mode PWM est indépendante sur chaque canal (jusqu'à 4 par timer comme indiqué en Figure III, avec 1 signal PWM par sortie OCx), et s'effectue en définissant les bits OCxM aux valeurs '110' (PWM mode 1) ou '111' (PWM mode 2) du registre TIMx_CCMRx. Dans les deux modes PWM (1 et 2), les registres TIMx_CNT et TIMx_CCRx sont comparés

pour déterminer si soit TIMx_CCRx \leq TIMx_CNT ou TIMx_CNT \leq TIMx_CCRx (cela dépend aussi du sens de comptage).

Le timer est capable de générer un signal PWM dans le mode 'edge-aligned' ou 'centeraligned'. Ce choix s'effectue par les bits CMS du registre de configuration TIMx_CR1[82].

L'unité de canaux de temporisation abrite deux modes dans le mode de comptage edge aligned :

-Pwm mode 1 (active to inactive)

En comptage, le canal (OCyREF) est actif tant que CNT < CCRy, sinon il est inactif. En décomptage, le canal est inactif tant que CNT > CCRy, sinon il est actif.

-Pwm mode 2 (inactive to active)

En comptage, le canal est inactif tant que CNT < CCRy, sinon il est actif. En décomptage, le canal est actif tant que CNT > CCRy, sinon il est inactif.



Figure III-13 : Difference entre center-alligned et edge-aligned

Un exemple pour résumer :

Si l'on souhaite générer un signal PWM de frequence 1 kHz (Periode de T=1ms) avec un rapport cyclique de 50% et que l'on suppose une horloge en entrée du timer de fréquence 10MHz (100 ns).

1- définir la valeur du prescaler PSC (attention valeur codee sur 16 bits). On peut choisir PSC = 10. Ainsi on aura une fréquence de comptage de 1 MHz (1us)

2- définir la période de comptage. On choisit 1000 car 1000x1us = 1ms. La période du compteur sera donc de 1ms (1kHz)[80].

3- Définir le Pulse (largeur de l'impulsion) qui sera donc de 500 pour avoir un rapport cyclique de 50%.

c) Génération du temps mort

Le temps mort est calculé de la façon suivante [78] :

Temps mort =
$$\frac{\text{Deadtime}}{\text{Système Core Clock}}$$
 III-3

Avec :

SystemCoreClock : L'horloge principale du Timer.

Si par exemple on veut générer un temps mort de 1us par le Timer1 (canal 1 utilisé) pour une fréquence de *System Core Clock*=168 *MHz*, on choisit le *DeadTime*=168 (figure III-14).



Figure III-14 : génération de temps mort de 1us

d) Polarité (CCyP)

Pour la configuration d'une sortie en mode PWM, la dernière étape consiste à spécifier la polarité de la broche de sortie : *Hight* (Haut) ou bien *Low* (Bas) C'est-à-dire, la sortie du

comparateur OC_{1REF} est mise au niveau haut, lorsque TIMx_CNT < $TIMx_CCR1$ et au niveau bas, dans le cas contraire (signal OC1) [69] (Figure III-15).



Figure III-15 : Signal de sortie « Output Compare OC1 » [78].

III.3.3.4 Unité de fonction de coupure (Break feature unit)

La fonction Break est généralement utilisée pour implémenter la fonction d'arrêt sécurisée dans les onduleurs électriques, à proximité des anomalies. Elle n'est intégrée que par les Timers avancés[85].

III.3.3.5 Timer Interrupts

Les temporisateurs peuvent être utilisés pour déclencher une variété d'interruptions.

Nous utiliserons comme un exemple une interruption très basique : lorsque le timer atteint sa valeur maximale, il reviendra à 0 et déclenchera une interruption.

Pour ce faire, nous allons régler le prscaler du timer 1 sur 16800 afin qu'il fonctionne à une fréquence de 10 kHz. Nous définirons ensuite sa valeur maximale à 10 000 (en fait, nous la définirons à 9 999 car nous voulons que l'interruption se déclenche lors du rollover) de sorte qu'il faut 1 seconde pour atteindre la valeur maximale.



Figure III-16 : Exemple d'une interruption d'un timer.

III.4 Partie interface puissance-commande

La partie interface puissance-commande a pour rôle d'isoler la partie commande de la partie puissance d'une part, et d'autre part d'amplifier les signaux de commande ainsi de leur adapter à l'onduleur et la création analogique d'un temps mort à l'ouverture des IGBTs [67].

III.4.1 Circuit de l'optocoupleur driver

L'isolation galvanique entre le circuit de puissance et le circuit de commande est assuré par l'optocoupleur HCPL A3120. Un optocoupleur est un composant électronique capable de transmettre un signal électrique à un autre sans aucun contact galvanique entre eux. Les deux parties peuvent alors communiquer sans aucune liaison électrique mais simplement à l'aide d'une liaison optique. Il est à noter que l'isolation optique est très favorisée en raison de sa fonction de protection contre les interférences magnétiques entre la partie commande et la partie puissance[68].



Figure III-17: Circuit intégré Optocoupleur - Driver HCPL-3120

Le driver assure l'amplification des signaux de commande et leur adaptation au convertisseur, étant donné que le circuit de commande ne génère que des tensions allant de 3.3 ou 5 [V]. En

effet, la seule chose que fait l'optocoupleur c'est de transmettre une information "tout ou rien" ("1" ou "0") de façon lumineuse. Il peut être commander en 5V en entrée et avoir une sortie 15V[68].



Figure III-18 : branchement de l'optocoupleur driver HCPL-3120

-La résistance R_{in} est mise en série à l'entrée de l'optocoupleur en vue de protéger le LED contre les surtensions, sa valeur est de 200[Ω].

-La résistance de grille R_g est nécessaire pour la limitation du courant transitoire de la grille, sa valeur est égale à 15[Ω] pour les IGBTs du point milieu (K_2 et K_3) et à 10[Ω] pour ceux de la branche (K_1 et K_4).

III.4.2 Circuit d'alimentation stabilisé :

Ce circuit assure l'alimentation des circuits de commande qui exigent une tension stable et constante dans le temps.



Figure III-19: circuit d'alimentation stabilisée [67].

Ce circuit d'alimentation se constitue d'un :

III.4.2.1 Transformateur

Un transformateur abaisseur (230/2x18) [V], 50[Hz] de PulseType EI38/13.6, avec un courant secondaire de 89[A].

III.4.2.2 Redresseur simple alternance :

Le circuit d'alimentation est muni d'un redresseur mono-alternance avec une diode de type 1N4007 pour assurer la conversion AC/DC permettant d'obtenir la tension continue nécessaire d'alimentation des circuits intégré.

La diode de redressement choisie est caractérisée par :

- Support $V_{R(RMS)}$ =700 V comme tension inverse.
- Un courant direct de 1 [A]

III.4.2.3 Filtre capacitif

On rappelle que le redresseuse simple alternance fournit une tension moyenne qui vaut $V_{entre}/2$. Donc, pour avoir une tension V_r lisse à la sortie du redresseur, nous optons pour :

- Une ondulation de V_r égal à $\Delta V_r = 1\%$.

- Une période $\Delta t = 1/(2f)$ entre deux recharges.
- Un courant de repos du régulateur de tension Iq = 8.5mA.

Sachant que :

$$C_1 = \frac{\mathbf{I}\mathbf{q}\Delta\mathbf{t}}{\Delta\mathbf{V}.\mathbf{V}}$$
 III-4

Et donc :

$$C_1 \le 436 \ \mu F.$$

III.4.2.4 Condensateur de découplage C 3

La mise en parallèle d'un condensateur de découplage, dans certaines alimentations, filtre les parasites hautes fréquences que le condensateur C_1 est incapable de retenir leur passage[69]. Telle que :

$$C_3 \leq \frac{1}{100} C_1 \qquad \qquad \text{III-5}$$

III.4.2.5 Résistance *R*₁

C'est une résistance de grande valeur branchée en parallèle avec le filtre. Elle permet l'auto décharge du condensateur chargé.

III.4.2.6 Régulateur de tension

Le régulateur de tension dans un circuit d'alimentation peut garantir une tension stable dans le temps.

Pour l'alimentation des circuits intégrés nécessitant une tension de 5 [V]. Le régulateur de tension choisie est de type LM7815CV alimenté par une tension $17,7 \le V_{IN} \le 30$ [V] avec un courant de repos Iq= 8,5 [mA] à l'égard de débiter une tension V₀= 15 [V] [70].

III.4.3 Création de temps mort par voix analogique

La création de temps mort par voix analogique permet d'éviter les problèmes de courtcircuit liés au temps d'ouverture et de fermeture des interrupteurs, vu que les IGBTs ont un temps d'amorçage très inférieur au temps de blocage et que les cellules de commutation sont complémentaires [71].

La génération de temps mort s'effectue analogiquement grâce à un circuit RDC (Figure III-20) en créant un retard au niveau du front montant des signaux de commande et en laissant

le front descendant tel qu'il est. L'insertion d'une diode D_1 en parallèle à la résistance R_{I_i} permet la décharge de la capacité en un temps epsilon ε afin de ne pas ralentir, voire même retarder, le front descendant à travers le circuit RDC [72].

Le signal analogique va être transformé ensuite en un signal numérique utile, en passant par les deux portes logiques inverseuses de type 74HC04 mises en série.

La figure ci-dessous montre le circuit responsable à la création du temps mort.il nous permet a créé un retard de :

$$T_d = RC$$
 III-6



Figure III-21: circuit de génération du temps mort.

Le temps mort doit vérifier la condition suivante :

$$t_{d} \ge 2.\sup(t_{d(on)}, t_{d(off)})$$
 III-7

Pour notre étude, nous avons choisi des IGBTs de type :

• Semikron SKM100GB128D, avec un temps d'amorçage $t_{d(on)}$, = 173 [ns] et de blocage $t_{d(off)}$ = 400 [ns].

• *Infineon IKW*30*N*60*T*, avec un temps d'amorçage t_{d(on)}, = 28 [*ns*]et de blocage t_{d(off)}= 360 [*ns*].

D'après III-6 et III-7), nous avons pris :

 $T_d = 1[\mu s]; R = 1[k\Omega]; C = 1[nF].$

III.5 Partie puissance

La partie puissance est la partie permettant la conversion de puissance par des commutations successives des interrupteurs de puissance tels que les IGBT, les Mosfets, les Transistors, les Diodes,

Les IGBTs se caractérise par [71]:

- Un courant collecteur pouvant être contrôlé par la tension de grille et constitue ainsi, un moyen efficace et fiable de protection contre les court-circuites, de contrôle actif du dv/dt et de la surtension à la coupure.

- La possibilité d'être activé avec une tension de grille de +15 [V] et désactivé lorsqu'elle est nulle.

- Un besoin en courant de grille de pointe de quelques ampères pendant uniquement les transitoires de commutation, en raison de leur capacité « grille-émetteur ». Donc, il est inutile de leur fournir un courant de grille quand ils sont complètement allumés ou éteints.



Figure III-22: Caractéristique de transistor IGBT.

III.5.1 Pont à diode

C'est un redresseur triphasé à base de diodes de type SKD 51/16. Il est capable de supporter une tension maximale de 1200[V] et un courant nominal de 50 [A] à T=127°C.[73]



Figure III-23 : Module redresseur de type SKD 51/12.

III.5.2 Bus continu

Est constitué de deux condensateurs en série, chacun est mis en parallèle avec une résistance d'équilibrage



Figure III-24 : Bus continu de l'onduleur à structure T-NPC 3N[73].

Le choix de la capacité du condensateur est effectué selon [73] :

- Les propriétés spectrales du filtre ;

- La qualité de filtrage désirée ;

- La température (la charge et la décharge de ce composant provoque son échauffement et c'est ce qui mène à une dégradation de sa durée de vie) ;

- Le courant efficace admissible qui représente un paramètre principal, dans le dimensionnement de la technologie électrolytique.

Le dimensionnement des condensateurs est basé sur le courant efficace qui le traverse tel que :

$$C_1 = C_2 = \frac{I_c}{2\pi\Delta V f_s}$$
 III-8

Et :

$$\sqrt{\frac{MI_n^2}{2\pi} \left(2 + \frac{2}{3}\cos 2\varphi\right) - \frac{\left(I_n M\right)^2}{4}\cos^2\varphi}$$
 III-9

Sachant que :

$$M = \frac{\sqrt{2}V_{rms}}{\sqrt{3}\frac{V_{DC}}{2}}$$
 III-10

Et : *I*_{cHF}: la composante haute fréquence du courant efficace du condensateur.

 I_{n} : le courant efficace de l'onduleur.

 V_{rms} 0 : La tension efficace de sortie.

M: indice de modulation.

Pour : $M = 0.6 \ et \ \varphi = 0$:

$$I_{\text{cHF}} = 3.08 \text{ [A]}.$$

Pour ΔV %maximale = 5%, On obtient : $C \ge 286 \ \mu F$

Le dimensionnement d'un condensateur du bus continu consiste, à déterminer le courant parcouru par ce dernier en fonction du courant efficace de l'onduleur T-NPC.

III.5.3 Résistance d'équilibrage

L'équilibre du point milieu consiste a ajouté une résistance en parallèle de chaque condensateur de filtrage de $\frac{1}{10}$ R_{fuite} qui impose la répartition des tensions lors de la mise en série des condensateurs.

Ces résistances assurent la décharge des condensateurs dans le cas d'un arrêt prolongé de l'onduleur.[73]

La valeur de la résistance d'équilibrage est de 10 % de la résistance interne du condensateur.

III.6 Onduleur T-NPC à 3 niveaux

Le convertisseur T-NPC triphasé dispose de 12 interrupteurs au total dont, trois modules horizontaux chaqu'un est associé à 2 IGBTs du point milieu et six IGBTs pour le point milieu.

III.6.1 Module IGBT

Chaque interrupteur support une tension inverse égale à la tension totale de bus continue

$$V_{CE}=V_{DC}=600[V] \qquad \text{III-11}$$

Le module SemikronSKM100GB128D doté de deux IGBTs intégrants des diodes en antiparallèle qui sont réalisée en série afin d'effectué le montage présenté sur la fig III-25[74].



Figure III-25: Module IGBT de type SKM100GB128D.[74]

La tension maximale supporté par chaque interrupteur est de 1200[V] et un courant nominal de 100[A].

III.6.2 IGBTs du point milieu

La tension inverse supporté par les IGBTs du point milieu est de $V_{DC}/2$. Ce qui fait que chaque interrupteur ne support que $V_{DC}/4$.

$$V_{DC} = V_{CE} = 150[V].$$
 III-12

Nous avons adopté, pour les interrupteurs du point milieu, des IGBTs de type *Infineon* **IKW30N60T** qui pouvant supporter jusqu'à 600 [V] avec un courant de 30 [A][75].



Figure III-26:Module IGBT de type Infineon IKW30N60T

III.6.3 Radiateur

Chaque interrupteur est muni d'un radiateur qui lui correspond à cause de la dissipation de la chaleur due aux pertes par commutation et par conduction dans les composants semiconducteurs

Les radiateurs utilisés sont *Aavid Thermalloy* 6399*B* qui sont destiné pour les IGBTs du point milieu et le radiateur en plaque pour les modules *SKM* 100*GB*128*D* et *SKD* 51/12.



Figure III-27 : Radiateurs utilisés dans la réalisation du prototype, (a) Aavid Thermalloy 6399B, (b) radiateur en plaque.

III.7 Partie mesure et protection

Pour assurer un bon fonctionnement on doit priser en compte des procédures de protection et de mesure.

III.7.1 Mesure de la tension

La mesure de tension est assurée par des capteurs de tension de type LV25 - P. La tension primaire est convertie en courant I_p à travers une résistance R_1

Pour une alimentation symétrique de ± 15 [V], la résistance R_1 est choisie à partir de l'équationIII-8 de façon à ce que la tension nominale à mesurer correspond à un courant primaire de 10 [mA].[67]



Figure III-28: Capteur de tension à effet Hall LV25-P de type LEM.

$$R_1 = \frac{U_{HT}}{Ip} = \frac{500}{10.10e - 3} = 50[K\Omega].$$
 III-13

 U_{HT} : Tension maximale mesurable par le capteur.

Ip : Courant primaire efficace nominale.

III.7.2 Mesure du courant

Le capteur à effet Hall se présente comme une source de courant commandée par le courant à mesurer. Dans notre cas du LA 25-np. Le signal de courant est converti en un signal de tension en faisant débiter le LA 25-np sur une résistance de mesure $R_{\rm M}$ choisie.

Son schéma est présenté sur la figure suivante :



Figure III-29 : Circuit du capteur de courant et sa connexion interne[76].

 $I_s: \text{ courant secondaire.} \\ + V_C: \text{ tension positive } + 15[V]. \\ - V_C: \text{ tension négative } - 15[V].$

III.7.3 Circuit d'adaptation

La tension de sortie des capteurs de tension et du courant est alternée entre deux valeurs, alors que les entrées logiques de la carte STM32 n'adhèrent qu'à des tensions allant de 0 à 3.3 [*V*] [67].

C'est la raison pour laquelle la présence d'un circuit d'adaptation.

Le circuit d'adaptation entre le microcontrôleur STM32 et le capteur de tension/ de courant est composé d'un simple diviseur de tension pour diminuer la tension de sortie du capteur, d'un amplificateur opérationnel en montage sommateur et d'une diode Zener pour la protection contre les surtensions. Comme montrer dans la figure



Figure III-30 : Schéma de circuit d'adaptation.

III.7.4 Protection contre les surcharges et les court-circuites

Le driver assure la protection des interrupteur contre les court-circuites, cela n'empêche pas le rajout de protections supplémentaires externes comme les fusibles [67]

L'ajoute d'une boucle de détection des surintensités dans le programme de contrôle de l'onduleur, ce qui permettra d'arrêter le fonctionnement de ce dernier dans le cas de la détection d'une convulsion [73]

III.7.5 Protection des composants de puissance

La protection des composants de puissance se fait par des circuits auxiliaires d'absorption d'énergie nommés par les circuits CALC (*Snubber*) et ils sont généralement de type RC ou RCD.

Ce circuit :

- permet de minimiser les surtensions dues à l'inductance parasite des câblages lors des commutations,

- absorber les courants harmoniques de hautes fréquences (HF),

-réduire les pertes dans l'onduleur ainsi que les interférences électromagnétiques IEM qui peuvent altérer son fonctionnement [77]

- permet d'augmenter la fiabilité et la durée de vie des interrupteurs.

Le circuit d'adaptation doit être placé près des IGBTs et aux bornes de bus continue comme montrée dans la figure

III.7.5.1 Résistance du circuit CALC

La résistance de circuit CALC impose au condensateur un temps de décharge inférieur au temps de commutation.

La résistance CALC est définie par la relation III-14) [77].

$$R_{snub} \leq \frac{V_0}{I}$$
 III-14

Avec : V_0 : la tension de l'interrupteur ouvert.

I : le courant max de commutation.

Sachant que :

Les interrupteur K1 et K4 ont une tension $V_0 = 600[V]$ et un courant I = 16.7 [A] donc :

$$R_{snub}=35 [\Omega].$$

Et les interrupteur K2 et K4 ont une tension $V_0 = 150[V]$ et un courant max de 16.7 [A]

donc :
$$R_{snub}=9 [\Omega].$$

III.7.5.2 Capacité du circuit CALC

Pendant le temps mort, le courant de la charge est pris entièrement par le circuit CALC étant donné, que la valeur de la capacité détermine la tension aux bornes de l'interrupteur bloqué.

Le choix de capacité a été fait de sorte à[78] :

-sa capacité de courant de pointe.

-Les condensateurs au Mica et au Polypropylène peuvent tolérer des courants de crête élevés et c'est la raison pour laquelle ils sont largement utilisés dans les circuits CALC.

-doit être suffisamment petite pour garder la puissance de dissipation de la résistance au minimum.

Elle est calculée à partir de l'équation suivante :

 f_s : Fréquence de commutation.

Pour les IGBTs :

-K1 et K4 nous avons pris des condensateurs de valeur $C_1 = C_3 = 0.27 [nF]$.

-K2 et K3 nous avons pris des condensateurs de valeur $C_2 = 4.4 [nF]$.

III.7.5.3 Protection contre les surcharges

La protection contre les surcharges et les court-circuites est assurée par un disjoncteur magnétothermique. De plus, des varistances et des circuits Calc de type RC sont insérés dans l'entrée et la sortie dans le but de protéger l'onduleur contre les surtensions.

III.7.6 Conclusion

Dans ce chapitre on présente toutes les parties constituant le T-NPC triphasé à 3 niveaux.

Tout d'abord, ce chapitre a été entamé par la présentation de la carte STM32F4-Discovery en décrivant chacune des périphériques qui vont être utilisé dans ce travail.

En seconde lieu, nous avons abordé et schématisé tous les circuits constituant les différentes parties de notre prototype, tous composant a été bien dimensionné selon son utilisation.

Dans cette partie, un circuit RCD a été ajouté afin de donner la possibilité de créer le temps mort analogiquement.

L'élément principale de la partie interface puissance-commande est l'optocoupleur-driver qui assure l'isolation galvanique entre les deux parties commande.

La partie puissance se compose des modules IGBTs, le circuit des IGBTs. Le circuit des IGBTs du point milieu, ainsi que l'alimentation DC qui est assuré par différentes composants à savoir : les fusibles, et les circuits snubber RC

Dans le prochain chapitre, nous passerons à la conception et la mise en œuvre de notre prototype ainsi que la présentation des résultats pratique.

IV CONCEPTION ET MISE EN ŒUVRE DU

PROTOTYPE

CHAPITRE IV: CONCEPTION ET MISE EN ŒUVRE DU PROTOTYPE

IV.1 Introduction

En général, afin de réaliser l'implémentation d'un convertisseur de puissance. Une étude appropriée est indispensable. Après la réalisation du convertisseur et l'implémentation des technique de modulation une analyse approprié des résultats est importante.

Ce dernier chapitre a été entamé par la présentation des circuits réalisée des différentes parties constituant notre onduleur ainsi que l'interconnexion entres elles.

En seconde lieu, nous passerons à l'implémentation des différentes techniques de modulation sur notre onduleur triphasée à 3 niveaux à travers la carte STM32F4

Les résultats pratique seront présentés et comparés avec les résultats de simulation du chapitre 2 afin de valider le travail théorique avec l'expérimentale.

IV.2 Présentation du circuit imprimé

Le PCB (Printed Circuit Board) désigne le circuit imprimé d'une carte électronique. Ce circuit est composé d'un matériau isolant sur lequel de fines couches de cuivre sont gravées sur un ensemble de pistes, terminées par des perçages où sont implantés les composants électroniques du circuit. Les couches de cuivre conductrices assurent l'interconnexion électrique entre les composants ajoutés à la carte, qui sont tous soudés en même temps. Le

circuit imprimé est ensuite recouvert d'un vernis pour le protéger de l'oxydation et préserver les soudures.

Le PCB est conçu de façon à résister aux chocs et aux manipulations et présente en plus, l'avantage d'avoir une taille plus compact qu'un circuit réalisé à la main.

Il existe 4 grands types de circuits imprimés ou PCB :

- Circuits rigides à simple face : Ils sont constitués d'une seule couche de cuivre et conçus pour les applications grand public ;
- Circuits rigides à double face : Ils sont constitués de deux couches de cuivre (une sur chaque face) et conçus pour les applications industrielles. Ce type de circuit est celui utilisé pour la réalisation du PCB de notre prototype.
- Circuits rigides dits multicouches (multi-layer) : Ils sont constitués de plusieurs couches conductrices, chacune étant séparée par des couches isolantes et sont destinés à la très haute technologie comme les cartes mères ;
- Circuits souples à forte densité : Ils sont dédiés aux petits appareils mobiles et conçus pour s'adapter aux formes des boîtiers.

IV.3 Schématisation du prototype « Onduleur T-NPC à 3 niveaux »

La réalisation d'une carte électronique nécessite un traçage du diagramme schématique structurel, Les figures suivantes dévoilent quelques parties de notre schéma global de l'onduleur T-NPC :

IV.3.1 Circuit de génération du temps mort (RDC)

En pratique, le temps nécessaire pour bloquer les interrupteurs est long par rapport au temps d'amorçage, donc un temps mort est ajouté durant l'amorçage afin de surpasser ce problème. Ce temps est généré au front montant des signaux de commande qui sont destinés à l'amorçage des interrupteurs à travers un filtre RC, ensuite, deux inverseurs en série sont utilisés pour transformer le signal analogique en un signal digital. Pour les deux prototypes

étudies le temps mort peut être générer soit par ce circuit (hardware) soit par le module PWM (software).



La figure présente le Schéma du circuit RDC pour un seul driver (Driver 1).

Figure IV-1 Schéma du circuit RDC pour un seul driver (Driver 1).

IV.3.2 Circuit interface commande puissance et son alimentation

Les drivers sont alimentés par des circuits d'alimentation composés d'un transformateur abaisseur, un simple redresseur assurant la tension continue, un filtre capacitif et un régulateur de tension comme le montre la figure



Figure IV-2 Schéma du circuit interface puissance commande et son alimentation.

IV.3.3 Circuit de puissance

L'entrée de l'onduleur 3LNPC est assurée par une tension continue fournie par un pont diode (pont redresseur non commandable) connecté en sortie avec deux capacités lié à l'onduleur T-NPC et un filtre *LC* à la sortie.

Figure IV-3 présente Schéma du circuit de puissance



Figure IV-4 : Schéma du circuit de puissance.

IV.4 Procédure de la réalisation du prototype de l'onduleur T-NPC

La figure présent le circuit imprimé « PCB » comportant le circuit de l'interface commande-puissance et une partie du circuit de puissance qu'on l'utilise dans la réalisation de prototype de l'onduleur T-NPC



Figure IV-5 : circuit imprimé d'une partie de prototype T-NPC.

Ce circuit imprimé est caractérisé par :

-L'intégration d'un circuit « AND » à l'entrée de l'onduleur permettant de réunir les signaux des interrupteurs de puissance du point milieu (K_2 et K_3 ; K_6 et K_7 ; K10 et K_{11}), ce qui conduit à réduire le nombre des drivers utilisés pour l'amorçage des IGBTs de 12 à 9 drivers.

-Le branchement en mode collecteur commun des interrupteurs du point milieu ce qui sollicite l'utilisation de 7 alimentations isolées (alimentations symétriques).

-L'intégration d'un circuit RDC afin de permettre une large exploitation par les deux types de commandes : celles qui sont capables de créer un temps mort et celles qui n'ont pas cette possibilité telle que les commandes digitales.

-L'intégration de 18 jumpers dont 9 assurant le passage des signaux de commande vers les drivers par le biais du circuit RDC et 9 autres, permettant un passage direct aux drivers.

IV.4.1 Constitution du PCB de l'onduleur T-NPC

La figure IV-13 et le tableau IV-1 montrent les différents constituants de cette carte imprimée :

NUMERO	CONSTITUANTS	NUMERO	CONSTITUANTS
1	Alimentation symétrique	5	Portes inverseur
2	Circuit RDC	6	Optocoupleur-driver + jumper
3	Circuit intégré AND	7	IGBT du point milieu + radiateurs
4	12 pins de commande	8	Circuit snubber
9	Fusible		



Figure IV-6 : Différents constituants de la carte imprimée de l'onduleur T-NPC

IV.4.2 Constitution du prototype de l'onduleur T-NPC.

La figure et le tableau IV-1 montrent les différentes parties constituant notre prototype final, à savoir : La commande, la partie interface commande-puissance, la partie puissance, la partie protection, sources d'alimentation alternatives AC, partie mesure de courant ainsi que de tension ainsi que l'oscilloscope numérique.



Figure IV-7 : Différentes parties constituant le prototype de l'onduleur T-NPC 3N.

Tableau IV-2 : Dif	fférents parties constit	tuants le prototype de	l'onduleur T-NPC.
--------------------	--------------------------	------------------------	-------------------

NUMERO	CONSTITUANTS	NUMERO	CONSTITUANTS
1	Carte stm32	5	Module redresseur
2	Pins de commande + Alimentation symétrique + Circuit RDC + Optocoupleur-driver	6	Entrée de l'onduleur T-NPC
3	Partie puissance	7	Condensateurs du bus continu
4	Modules IGBT de type Semikron	8	Fusible+ Alimentation AC des transformateurs



Figure IV-8 : Prototype de l'onduleur T-NPC 3N.

IV.5 L'implémentation des stratégies de modulation sur l'onduleur T-NPC.

Dans cette partie, une présentation des résultats expérimentaux de l'implémentation des différentes méthodes de modulation seront introduites, avec une comparaison entre la simulation et l'implémentation pratique.

Les résultats qui vont être présentés ont été obtenus pour une tension de bus continue variant entre 20 [V] et 40[V], une fréquence de 50Hz et 25 Hz et une charge R de $65[\Omega]$ montée en étoile.

Les signaux obtenus dans l'oscilloscope ont été acquis sous format csv et traiter sur Matlab/Simulink afin d'obtenir les spectres harmoniques, le THD, et les courbes de réglage.

IV.5.1 La commande pleine onde :

La figure IV-9 présente les signaux de commande pour la commande pleine onde tel que les chaines 1,2,3,4 présentent la commande des interrupteurs K11, K12, K13 (les interrupteurs supérieurs des trois bras) et K23 (commande complémentaire de K13) respectivement.



Figure IV-9 signaux de commande pour la commande pleine onde

La figure IV-10 présente l'implémentation de la commande pleine onde pour un rapport cyclique de 40%, une fréquence de 50hz et une tension de bus continue égale à 40[V].



(a) les tensions simple avec la tension de mode commun



(b)Spectre de la tension simple



(c)Les tensions simple avec leur FFT

(d) Signal de la tension avec son courant

Figure IV-10 : Résultats expérimentaux pour la commande pleine onde pour $\alpha = 0.4$

La Figure IV-10 (a) montre que la tension simple obtenue en expérimentale est similaire à celle obtenue par la simulation car les deux ont le même nombre de niveaux. Aussi par rapport à la tension de mode commun son maximum est égal à 7[V] qui est un peu supérieure à Vdc/6 à cause des perturbations de mesure.

D'après la figure IV-(b) le THD pour α =0.4 est presque égal a celui obtenue en simulation.





(b) courbe de THD



D'après la figure IV-11(b) les résultats des deux fréquences sont presque identique tels que la différence est causée par les chutes de tensions des composants et les erreurs de mesure.

D'après la figure IV-11(a) les résultats expérimentaux sont supérieurs à ceux obtenue par la simulation ceci est à cause de l'interférence de l'inductance utilisé et les erreurs de mesure.

IV.5.2 La MLI pré-calculé :

La figure IV-13 présente les signaux de commande pour la commande MLI pré-calculé tel que les chaines 1,2,3,4 présentent la commande des interrupteurs K11, K12, K13 (les interrupteurs supérieurs des trois bras) et K23 (commande complémentaire de K13).



Figure IV-12: signaux de commande de la MLI pré-calculé

La figure IV-12 présente l'implémentation de la MLI pré-calculé en éliminant les harmoniques d'ordre 5, 7, 11 avec une fréquence de référence de 50hz et une tension de bus continue égale à 40[V].



(c)Les tensions simple avec leur FFT

(d) Signal de la tension avec son courant

Figure IV-13 Résultats expérimentaux pour la MLI pré-calculé avec l'élimination des harmonique 5,7,11
La figure IV-13(a) montre que la tension simple obtenue en expérimentale est similaire à celle obtenue par la simulation car dans les deux résultats on remarque l'apparition des pics causé par les 3 angles et aussi les deux ont le même nombre de niveaux. Par rapport à la tension de mode commun son maximum est égal à 7.5[V] qui un peu supérieure à Vdc/6 à cause des perturbations de mesure.

D'après les figures (b) (c) il apparait que pour une fréquence de 50 hz les harmoniques d'ordre 5,7 et 11 sont presque nulle (négligeable) ceci à cause de la difficulté d'introduire les valeurs précises des angles dans la carte.

IV.5.3 MLI triangulo-sinusoïdale :

IV.5.3.1 MLI bipolaire :

La figure IV-14 présente les signaux de commande pour la commande MLI bipolaire tel que les chaines 1,2,3,4 présentent la commande des interrupteurs K11,K12,K13 (les interrupteurs supérieurs des trois bras) et K23 (commande complémentaire de K13) pour r=1 et fs=10KHz.



Figure IV-14 : signaux de commande de la MLI bipolaire.

La figure IV-15 présente l'implémentation de la MLI bipolaire avec une fréquence d'échantillonnage de 5 KHz, fréquence de référence 50hz et une tension de bus continue égale à 40[V].





(a) les tensions simple avec la tension de mode commun r=1





(c) Les tensions simples avec leur FFT

(d) Signal de la tension avec son courant

Figure IV-15 Résultats expérimentaux pour la MLI bipolaire avec r=1.

La Figure IV-15(a) montre que la tension simple obtenue en expérimentale est similaire à celle obtenue par la simulation. Par rapport à la tension de mode commun son maximum est égal à 16[V] qui est supérieure à Vdc/6 à cause des perturbations de mesure et la présence des harmoniques à haute fréquence.

D'après les Figures IV-15(c)(d) les harmoniques présents sont repartis aux alentours du double des multiples de rang 100 car la fréquence d'échantillonnage utilisé est de 5 KHz ceci est similaire à ce qu'a été indiqué à la simulation.



D'après la figure (d) on remarque que dans la mesure du courant i y a eu une déformation dans la tension ceci est à cause des interférences de l'inductance utilisé.

Figure IV-16 : (a) (b) comparaison des résultats expérimental de la MLI bipolaire pour deux fréquence f=50Hz, f=25Hz. (c) (d)Comparaison entre les résultats théorique et expérimental pour la MLI bipolaire.

D'après les figures IV-16(a)(b) les résultats obtenus pour deux fréquence différente (f=50Hz, f=25Hz) sont presque identique cette petite différence est due à la perte inductive dans la charge qui augmente avec l'augmentation de la fréquence.

D'après les figures IV-16 (c)(d) on remarque que la linéarité a une valeur de r=1 et que les résultats expérimentaux sont supérieurs à ceux obtenue par la simulation ceci est à cause de l'interférence de l'inductance utilisé et les erreurs de mesure (on n'a pas utiliser ici le capteur de tension).

IV.5.3.2 MLI unipolaire :

La figure IV-17 présente les signaux de commande pour la commande MLI unipolaire tel que les chaines 1,2,3,4 présentent la commande des interrupteurs K11, K12, K13 (les

interrupteurs supérieurs des trois bras) et K23 (commande complémentaire de K13) pour r=1 et fs=10KHz.



Figure IV-17: signaux de commande de la MLI unipolaire.

La figure IV-18 présente l'implémentation de la MLI unipolaire avec une fréquence d'échantillonnage de 10 KHz, fréquence de référence de 50Hz et une tension de bus continue égale à 33[V].









(d) Signal de la tension avec son courant



La Figure (a) montre que la tension simple obtenue en expérimentale est similaire à celle obtenue par la simulation car les deux ont le même nombre de niveaux. Par rapport à la tension de mode commun son maximum est égal à 13[V] qui est légèrement supérieure à Vdc/3=11[V] à cause des perturbations de mesure et la présence des harmoniques à haute fréquence.

D'après les Figures (b) (c) les harmoniques présents sont repartis au niveau des rangs multiples de 200 car la fréquence d'échantillonnage utilisé est de 10 KHz ceci est similaire à ce qu'a été indiqué à la simulation.

D'après la figure (d) on remarque que dans la mesure du courant i y a eu une déformation dans la tension ceci est à cause des interférences de l'inductance utilisé et les erreurs de mesure (on n'a pas utiliser ici le capteur de tension).



(c) courbe de réglage

(d) courbe de THD

Figure IV-19 : (a) (b) Comparaison entre les résultats théorique et expérimental de la MLI unipolaire. (c) (d) comparaison des résultats expérimentaux de la MLI unipolaire pour deux fréquence f=50Hz et f=25Hz.

D'après les figures IV-19 (c)(d) les résultats obtenus pour deux fréquence différente (f=50Hz, f=25Hz) sont presque identique cette petite différence est due à la perte inductive dans la charge qui augmente avec l'augmentation de la fréquence.

D'après les figure IV-19 (a)(b) on remarque que la linéarité a une valeur de r=1 et que les résultats expérimentaux sont supérieurs à ceux obtenue par la simulation ceci est à cause de des interférence de l'inductance utilisé et les erreurs de mesure (on n'a pas utiliser ici le capteur de tension).

IV.5.4 MLI avec injection de la 3éme harmonique :

La figure IV-20 présente les signaux de commande pour la commande MLI avec injection tel que les chaines 1,2,3,4 présentent la commande des interrupteurs K11,K12,K13 (les interrupteurs supérieurs des trois bras) et K23 (commande complémentaire de K13) pour r=1 et fs=10KHz.



Figure IV-20 : signaux de commande de la MLI avec injection.

La figure IV-21 présente l'implémentation de la MLI avec injection avec une fréquence d'échantillonnage de 10 KHz, fréquence de référence de 50Hz et une tension de bus continue égale à 33[V].

GWINSTEK





(a) les tensions simple pour r=1.1 et leur FFT

(b)Spectre de la tension simple pour r=1.1







(d) les tensions simple pour r=1.2 et leur FFT



(e)Spectre de la tension simple pour r=1.2



(f) les tensions simple avec la tension de mode commun pour r=1.2

Figure IV-21 Résultats expérimentaux pour la MLI avec injection avec r=1.1 et r=1.2.

La Figure IV-21 (a)(d) montre que la tension simple obtenue en expérimentale est similaire à celle obtenue par la simulation car les deux ont le même nombre de niveaux aussi on remarque que pour r=1.2 une sur modulation commence à apparaître dans le signal. Par rapport à la tension de mode commun d'après la figure (f) montre que son maximum est égal à 13[V] qui est légèrement supérieure à Vdc/3=11[V] à cause des perturbations de mesure.

D'après les Figures IV-21 (b) (e) les harmoniques présents sont repartis au niveau des rangs multiple de 200 car la fréquence d'échantillonnage utilisé est de 10 KHz ceci est similaire à ce qu'a été indiqué à la simulation. On remarque aussi que pour r=1.2 il y a eu une apparition des harmoniques de faible fréquence parce que r a dépassé la valeur maximale de la plage de linéarité (r=1.15).



(a) courbe de réglage

(b) courbe de THD



(c)courbe de réglage

(d) courbe de THD



Pour les courbes de réglage ils sont les mêmes que la MLI triangulo-sinusoïdale mais avec une augmentation dans la plage de linéarité jusqu'à r=1.15.

IV.5.5 MLI vectorielle :



La figure IV-23 présente les signaux de commande pour la MLI vectorielle

Figure IV-23 : signaux de commande de méthode MLI vectorielle.

La figure présente l'implémentation de la MLI vectorielle avec une fréquence d'échantillonnage de 10 KHz, fréquence de référence de 50Hz et une tension de bus continue égale à 40[V].



(a) les tensions simple avec la tension de mode commun pour r=1.1

(b)Spectre de la tension simple pour r=1.1



(c)Les tensions simple avec leur FFT

Figure IV-24 Résultats expérimentaux pour la MLI vectorielle avec r=1.1.

La Figure IV-21 (a) montre que la tension simple obtenue en expérimentale est similaire à celle obtenue par la simulation car les deux ont le même nombre de niveaux. Par rapport à la tension de mode commun d'après la figure (f) montre que son maximum est égal à 14[V] qui est légèrement supérieure à Vdc/3=11[V] à cause des perturbations de mesure.

D'après les Figures IV-21 (b) (c) les harmoniques présents sont repartis au niveau des rangs multiple de 200 car la fréquence d'échantillonnage utilisé est de 10 KHz ceci est similaire à ce qu'a été indiqué à la simulation.



(c) Courbe de réglage

(d) Courbe de THD



D'après les figures IV-25 (a)(b) les résultats obtenus pour deux fréquence différente (f=50Hz, f=25Hz) sont presque identique cette petite différence est due à la perte inductive dans la charge qui augmente avec l'augmentation de la fréquence.

D'après les figure IV-25 (c)(d) on remarque que la linéarité a été augmenter a une valeur de r=1.15 et que les résultats expérimentaux sont supérieurs à ceux obtenue par la

simulation ceci est à cause de des interférence de l'inductance utilisé et les erreurs de mesure (on n'a pas utiliser ici le capteur de tension).

IV.5.6 Conclusion :

Les différentes informations acquises durant les chapitres précédents ont été convenablement utilisées dans ce chapitre.

Les algorithmes des différentes méthodes de modulation appliquée à l'onduleur T-NPC étudié en chapitre 2, ont été implémentés dans le prototype réalisé via la carte STM32F4-Discovery étudiée en chapitre 3.

Les résultats théoriques du chapitre 2 ont été bien validés par les résultats obtenus dans ce chapitre. Toutes les techniques de modulation implémentées à savoir : Commande pleine onde, MLI pré calculé, MLI triangulo sinusoidale avec et sans injection de l'harmonique 3 et la MLI vectorielle ont donné des résultats similaires à ceux obtenues par la simulation.

CONCLUSION GENERALE ET PERSPECTIVES

CONCLUSION GENERALE

Notre travail a porté sur l'implémentation des différentes méthodes de modulation appliquée à un convertisseur multiniveau de type T-NPC en utilisant la carte STM32F4-Discovery.

Les travaux réalisés dans le cadre de ce mémoire, regroupent l'ensemble des études menées au titre de l'onduleur multiniveaux à structure T-NPC, suivies par la mise en place du prototype de cet onduleur qui a été réalisé au sein de l'ESSA ALGER.

Des résultats expérimentaux ont été obtenus pour les tâches accomplies, puis ils sont comparés aux résultats théoriques.

Dans le premier chapitre on a entamé notre travail par une description générale des structures multi-niveaux et leurs différents types, puis par une comparaison entre les différentes topologies où on a choisis la topologie T-NPC à cause des avantages suivants :

- ✓ Un rendement élevé.
- ✓ Un nombre de composants réduit.
- ✓ Un nombre de GND nécessaires inférieur aux autres structures.
- ✓ La possibilité d'alterner à un cas 2 niveaux.

A la fin de ce chapitre, il y a eu un aperçu sur l'intérêt et les applications des structures multi-niveaux et un bref état de l'art sur les stratégies de modulation.

Dans le deuxième chapitre, on a commencé par une modélisation du convertisseur en question, puis une simulation a été effectuée par MATLAB/SIMULINK utilisant plusieurs stratégies de modulation à savoir :

- \checkmark La commande pleine onde.
- ✓ La MLI triangulo-sinusoidale (porteuses unipolaire et bipolaire) avec et sans injection de l'harmonique 3.
- ✓ La modulation SVM.
- ✓ La commande mli-pré calculé.

Et enfin, nous avons clôturé ce chapitre par une comparaison où nous avons clarifié les points forts et points faibles des stratégies de modulation :

- La commande pleine est la plus simple au niveau des calculs, présente les plus faibles pertes par commutation parmi toutes les stratégies utilisées, mais présente des harmoniques de faibles fréquences.
- La commande MLI-precalculé permet de bien préciser les harmoniques à éliminer et les seuls calculs à effectuer sont au niveau des angles obtenus par la résolution numérique,

ce qui simplifie l'implémentation Par contre, les performances de cette stratégie dépendent de l'existence d'une solution pour le système d'équations non linéaires.

- La modulation MLI triangulo-sinusoidale ne présente pas des harmoniques de faibles fréquences, elle permet d'atteindre une zone de linéarité de 1 et peut être généralisée à plusieurs phases ou plusieurs niveaux.
- La modulation MLI triangulo-sinusoidale avec injection de l'harmonique 3 est similaire a la MLI triangulo-sinusoidale mais par contre ça zone de linéarité peut atteindre une valeur de 1.2.
- La modulation Svm est la méthode la plus complexe, Cependant elle peut atteindre une large zone de linéarité (r=1.15) et possède le meilleur taux de distorsion en plus elle ne présente pas des harmoniques de faibles fréquences.

Dans le troisième chapitre, une présentation complète des différentes parties du convertisseur a été introduite, à savoir : la partie commande (carte STM32F4-Discovery), la partie interface-puissance, la partie puissance, la partie mesure et la partie protection. ainsi qu'une présentation des périphériques inclus avec la carte STM32F4-Discovery.

Et enfin dans le dernier chapitre, il y a eu une présentation des résultats expérimentaux obtenus avec validation des résultats de la simulation.

En résumé, les objectifs atteints dans ce travail ont été :

- La mise en œuvre d'un prototype T-NPC à 3 niveaux triphasé.
- Le développement des différentes modulations appliquées au convertisseur triphasé multi-niveaux.
- L'implémentation sur la carte STM32 de la modulation pleine onde, la modulation MLI -precalculé, la MLI triangulo-sinusoidale (unipolaire, bipolaire) avec ou sans injection et la modulation svm.
- La réalisation d'un prototype de dimension (38*28*36) [cm] comprenant toutes les parties mentionnées dans le chapitre 3, ce dernier nous donne la possibilité de
 - Générer le temps mort soit à travers le microcontrôleur, soit par un circuit RCD
 - Fonctionner comme un onduleur à 3 niveaux ou à 2 niveaux
 - L'alimenter par une source DC+ un bus continu, par un redresseur à base de diode + un bus continu.

Des perspectives sont ouvertes pour l'amélioration du prototype :

- ✓ L'utilisation de composants à base de carbure de silicium ou bien le nitrure de gallium pour avoir des pertes par commutation réduites, ce qui veut dire un rendement meilleur mais aussi une fréquence de commutation plus élevée.
- ✓ Pour une meilleure précision, la commande pleine onde et la MLI-pré-calculée doivent être implémentées à l'aide de la FPGA au lieu de la carte STM32F4-Discovery.
- ✓ Utiliser ce convertisseur pour la réalisation d'un convertisseur matriciel multi niveaux.
- \checkmark Utiliser ce convertisseur pour la conduite d'une machine asynchrone.

REFERENCES BIBLIOGRAPHIQUES

BIBLIOGRAPHIE :

- [1] J. Song Manguelle, « Convertisseurs multiniveaux asymétriques alimentés par transformateurs multi-secondaires basse-fréquence », EPFL, 2004.
- [2] J. Rodriguez *et al.*, « Multilevel converters: An enabling technology for high-power applications », *Proc. IEEE*, vol. 97, nº 11, p. 1786-1817, 2009.
- [3] J. Rodriguez, J.-S. Lai, et F. Z. Peng, « Multilevel inverters: a survey of topologies, controls, and applications », *IEEE Trans. Ind. Electron.*, vol. 49, nº 4, p. 724-738, 2002.
- [4] E. Cengelci, S. Sulistijo, B. Woo, P. Enjeti, R. Teoderescu, et F. Blaabjerg, « A new mediumvoltage PWM inverter topology for adjustable-speed drives », *IEEE Trans. Ind. Appl.*, vol. 35, n° 3, p. 628-637, 1999.
- [5] B. K. Bose, « Power electronics and AC drives », *Englewood Cliffs*, 1986.
- [6] A. Nabae, I. Takahashi, et H. Akagi, « A new neutral-point-clamped PWM inverter », *IEEE Trans. Ind. Appl.*, nº 5, p. 518-523, 1981.
- [7] J.-S. Lai et F. Z. Peng, « Multilevel converters-a new breed of power converters », *IEEE Trans. Ind. Appl.*, vol. 32, n° 3, p. 509-517, 1996.
- [8] M. Baldé, « Etude d'un compensateur statique pour éoliennes à vitesse fixe à base de génératrice asynchrone à cage », 2010.
- [9] D. P. Duggapu et S. Nulakajodu, « Comparison between diode clamped and H-bridge multilevel inverter (5 to 15 odd levels) », *Int J Electr. Electron. Comm Eng.*, vol. 1, nº 4, 2012.
- [10] D. Prajapati, V. Ravindran, J. Sutaria, et P. Patel, « A comparative study of three phase 2-level VSI with 3-level and 5-level diode clamped multilevel inverter », *Int. J. Emerg. Technol. Adv. Eng.*, vol. 4, nº 4, p. 708-713, 2014.
- [11] C. Benzazah, M. A. Lafkih, et L. Lazrak, « Etude comparative entre deux topologies d'onduleurs triphasés, classique à 2-niveaux et NPC à 3-niveaux avec deux différentes méthodes de commande MLI-ST et SWM [Comparative study between two topologies three-phase inverters, conventional 2-level and NPC 3-level with two methods different of control, SPWM and SWM] », *Int. J. Innov. Appl. Stud.*, vol. 9, nº 2, p. 841, 2014.
- [12] Y. Cheng, C. Qian, M. L. Crow, S. Pekarek, et S. Atcitty, « A comparison of diode-clamped and cascaded multilevel converters for a STATCOM with energy storage », *IEEE Trans. Ind. Electron.*, vol. 53, nº 5, p. 1512-1521, 2006.
- [13] Q.-X. Guan *et al.*, « An extremely high efficient three-level active neutral-point-clamped converter comprising SiC and Si hybrid power stages », *IEEE Trans. Power Electron.*, vol. 33, n° 10, p. 8341-8352, 2017.
- [14] D. G. Holmes et T. A. Lipo, *Pulse width modulation for power converters: principles and practice*, vol. 18. John Wiley & Sons, 2003.
- [15] X. Yuang, H. Stemmler, et I. Barbi, « Self-balancing of the clamping-capacitor-voltages in the multilevel capacitor-clamping-inverter under sub-harmonic PWM modulation », *IEEE Trans. Power Electron.*, vol. 16, nº 2, p. 256-263, 2001.
- [16] M. Aimé, « Evaluation et optimisation de la bande passante des convertisseurs statiques: Application aux nouvelles structures multicellulaires », 2003.
- [17] R. N. Andriamalala, « Doctorat de l'Université Henri Poincaré, Nancy I », p. 239.
- [18] M. Benguanem, « Etude et commande numérique d'un STATCOM à base d'onduleurs multi niveaux », 2007.
- [19] J. Ebrahimi, E. Babaei, et G. B. Gharehpetian, « A new multilevel converter topology with reduced number of power electronic components », *IEEE Trans. Ind. Electron.*, vol. 59, n° 2, p. 655-667, 2011.
- [20] F. Z. Peng, J.-S. Lai, J. W. McKeever, et J. VanCoevering, « A multilevel voltage-source inverter with separate DC sources for static var generation », *IEEE Trans. Ind. Appl.*, vol. 32, nº 5, p. 1130-1138, 1996.

- [21] A. Nami, F. Zare, et F. Blaabjerg, « A Hybrid Cascade Converter Topology with Series-Connected Symmetrical and Asymmetrical Diode-Clamped H-Bridge Cells IEEE Transactions on Power Electronics », 2011.
- [22] S. A. Gonzalez, S. A. Verne, et M. I. Valla, *Multilevel converters for industrial applications*. CRC Press, 2013.
- [23] T. Bruckner, S. Bernet, et H. Guldner, « The active NPC converter and its loss-balancing control », *IEEE Trans. Ind. Electron.*, vol. 52, nº 3, p. 855-868, 2005.
- [24] L. G. Franquelo, J. Rodriguez, J. I. Leon, S. Kouro, R. Portillo, et M. A. M. Prats, « The age of multilevel converters arrives », *IEEE Ind. Electron. Mag.*, vol. 2, nº 2, p. 28-39, juin 2008, doi: 10.1109/MIE.2008.923519.
- [25] P. C. Loh, F. Gao, F. Blaabjerg, S. Y. C. Feng, et K. N. J. Soon, « Pulsewidth-modulated \$ z \$source neutral-point-clamped inverter », *IEEE Trans. Ind. Appl.*, vol. 43, nº 5, p. 1295-1308, 2007.
- [26] O. Ellabban et H. Abu-Rub, «Z-source inverter: Topology improvements review », *IEEE Ind. Electron. Mag.*, vol. 10, nº 1, p. 6-24, 2016.
- [27] M. J. Sathik, N. Sandeep, D. Almakhles, et F. Blaabjerg, « Cross Connected Compact Switched-Capacitor Multilevel Inverter (C 3-SCMLI) Topology With Reduced Switch Count », *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 67, nº 12, p. 3287-3291, 2020.
- [28] K.-M. Kim, J.-K. Han, et G.-W. Moon, « A High Step-Up Switched-Capacitor 13-Level Inverter With Reduced Number of Switches », *IEEE Trans. Power Electron.*, vol. 36, nº 3, p. 2505-2509, 2020.
- [29] S. S. Lee, « Single-stage switched-capacitor module (S 3 CM) topology for cascaded multilevel inverter », *IEEE Trans. Power Electron.*, vol. 33, nº 10, p. 8204-8207, 2018.
- [30] N. Sandeep et U. R. Yaragatti, « A Switched-Capacitor-Based Multilevel Inverter Topology With Reduced Components », *IEEE Trans. Power Electron.*, vol. 33, nº 7, p. 5538-5542, juill. 2018, doi: 10.1109/TPEL.2017.2779822.
- [31] M. D. Siddique, S. Mekhilef, N. M. Shah, A. Sarwar, A. Iqbal, et M. A. Memon, «A new multilevel inverter topology with reduce switch count », *IEEE Access*, vol. 7, p. 58584-58594, 2019.
- [32] M. D. Siddique, S. Mekhilef, N. M. Shah, A. Sarwar, A. Iqbal, et M. A. Memon, « A New Multilevel Inverter Topology With Reduce Switch Count », *IEEE Access*, vol. 7, p. 58584-58594, 2019, doi: 10.1109/ACCESS.2019.2914430.
- [33] A. Salem et M. Abido, « T-type multilevel converter topologies: A comprehensive review », *Arab. J. Sci. Eng.*, vol. 44, nº 3, p. 1713-1735, 2019.
- [34] E. Avcı et M. Uçar, « SRF based output voltage control of 3-level 3-phase 4-leg AT-NPC inverter », *Politek. Derg.*, vol. 21, nº 4, p. 961-966, 2018.
- [35] M. Schweizer et J. W. Kolar, « Design and implementation of a highly efficient three-level T-type converter for low-voltage applications », *IEEE Trans. Power Electron.*, vol. 28, nº 2, p. 899-907, 2012.
- [36] E. Gurpinar et A. Castellazzi, « Single-phase T-type inverter performance benchmark using Si IGBTs, SiC MOSFETs, and GaN HEMTs », *IEEE Trans. Power Electron.*, vol. 31, n° 10, p. 7148-7160, 2015.
- [37] X. Li, B. Akin, et K. Rajashekara, « Vector-based dead-time compensation for three-level T-type converters », *IEEE Trans. Ind. Appl.*, vol. 52, nº 2, p. 1597-1607, 2015.
- [38] H.-S. Kim, Y.-C. Kwon, S.-J. Chee, et S.-K. Sul, « Analysis and compensation of inverter nonlinearity for three-level T-type inverters », *IEEE Trans. Power Electron.*, vol. 32, nº 6, p. 4970-4980, 2016.
- [39] V. F. Pires, A. Cordeiro, D. Foito, et J. F. Martins, « Quasi-Z-source inverter with a T-type converter in normal and failure mode », *IEEE Trans. Power Electron.*, vol. 31, nº 11, p. 7462-7470, 2016.
- [40] S. S. Lee et K.-B. Lee, « Switched-capacitor-based modular T-type inverter (SC-MTI) », *IEEE Trans. Ind. Electron.*, 2020.
- [41] A. L. Lyngdoh, Y. Suh, B.-G. Park, et J. Kim, « Comparative Performance Evaluation of 10kV IGCTs in 3L ANPC and TNPC Converters in PMSG MV Wind Turbines », *Trans. Korean Inst. Power Electron.*, vol. 24, nº 6, p. 419-427, 2019.

- [42] S. Bhattacharya, D. Mascarella, G. Joós, J.-M. Cyr, et J. Xu, « A dual three-level T-NPC inverter for high-power traction applications », *IEEE J. Emerg. Sel. Top. Power Electron.*, vol. 4, n° 2, p. 668-678, 2016.
- [43] A. Salem Mohamed Salem, « Design and analysis of five-level T-type power converters for rotating field drives », 2015.
- [44] A. L. Lyngdoh, Y. Suh, B.-G. Park, et J. Kim, « Comparative Performance Evaluation of 10kV IGCTs in 3L ANPC and TNPC Converters in PMSG MV Wind Turbines », *Trans. Korean Inst. Power Electron.*, vol. 24, nº 6, p. 419-427, 2019.
- [45] A. Anthon, « Advances in PV inverters », 2015.
- [46] B. Wu et M. Narimani, High-power converters and AC drives. John Wiley & Sons, 2017.
- [47] M. H. Rashid, *Power electronics: circuits, devices, and applications*. Pearson Education India, 2009.
- [48] G. Carrara, S. Gardella, M. Marchesoni, R. Salutari, et G. Sciutto, « A new multilevel PWM method: a theoretical analysis », in 21st Annual IEEE Conference on Power Electronics Specialists, 1990, p. 363-371. doi: 10.1109/PESC.1990.131211.
- [49] S. Kouro *et al.*, « Recent Advances and Industrial Applications of Multilevel Converters », *IEEE Trans. Ind. Electron.*, vol. 57, nº 8, p. 2553-2580, août 2010, doi: 10.1109/TIE.2010.2049719.
- [50] A. Bouarfa, « Méthodes de commande par allocation de convertisseurs statiques polyphasés, multi-niveaux—De la modélisation à la mise en œuvre temps-réel— », 2017.
- [51] K. MESSAOUDI, A. SAADI, L. L. LAMRI, A. KHEZZAR, S. TOUMI, et E. BOURENNANE, « Implémentation Matérielle sur FPGA pour la Commande d'un Onduleur Triphasé », *LERICA D'Annaba Algér.*, 2014.
- [52] S. Wang, J. Ma, B. Liu, N. Jiao, T. Liu, et Y. Wang, « Unified SVPWM Algorithm and Optimization for Single-Phase Three-Level NPC Converters », *IEEE Trans. Power Electron.*, vol. 35, nº 7, p. 7702-7712, juill. 2020, doi: 10.1109/TPEL.2019.2960208.
- [53] B. Zhang et D. Qiu, *M-Mode SVPWM Technique for Power Converters*. Springer, 2019.
- [54] G. J. Rushiraj et P. N. Kapil, « Analysis of different modulation techniques for multilevel inverters », in 2016 International Conference on Electrical, Electronics, and Optimization Techniques (ICEEOT), mars 2016, p. 3017-3024. doi: 10.1109/ICEEOT.2016.7755254.
- [55] J. Wang, X. Mu, et Q. Li, « Study of Passivity-Based Decoupling Control of T-NPC PV Grid-Connected Inverter », *IEEE Trans. Ind. Electron.*, vol. 64, nº 9, p. 7542-7551, sept. 2017, doi: 10.1109/TIE.2017.2677341.
- [56] M. Sajitha, J. Sandeep, et R. Ramchand, « Comparative Analysis of Different Modulation Techniques for Three Level Three Phase T-type NPC Inverter », in *TENCON 2019 - 2019 IEEE Region 10 Conference (TENCON)*, oct. 2019, p. 1529-1534. doi: 10.1109/TENCON.2019.8929574.
- [57] N. Erroui, G. Gateau, et N. Roux, « Full wave modulation applied to 3-level FC and NPC inverters », in 2019 IEEE International Conference on Industrial Technology (ICIT), févr. 2019, p. 1515-1520. doi: 10.1109/ICIT.2019.8755070.
- [58] S. K. Sahoo, A. Ramulu, S. Batta, et S. Duggal, « Performance analysis and simulation of three phase voltage source inverter using basic PWM techniques », in *IET Chennai 3rd International on Sustainable Energy and Intelligent Systems (SEISCON 2012)*, déc. 2012, p. 1-7. doi: 10.1049/cp.2012.2223.
- [59] A. I. Maswood et H. D. Tafti, « Advanced multilevel converters and applications in grid integration », 2018.
- [60] D. Atkar, P. S. Udakhe, S. Chiriki, et V. B. Borghate, « Control of seven level cascaded H-Bridge inverter by hybrid SPWM technique », in 2016 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES), déc. 2016, p. 1-6. doi: 10.1109/PEDES.2016.7914435.
- [61] S. Albatran, A. R. A. Khalaileh, et A. S. Allabadi, « Minimizing Total Harmonic Distortion of a Two-Level Voltage Source Inverter Using Optimal Third Harmonic Injection », *IEEE Trans. Power Electron.*, vol. 35, nº 3, p. 3287-3297, mars 2020, doi: 10.1109/TPEL.2019.2932139.
- [62] Z. Shu, N. Ding, J. Chen, H. Zhu, et X. He, « Multilevel SVPWM With DC-Link Capacitor Voltage Balancing Control for Diode-Clamped Multilevel Converter Based STATCOM », *IEEE Trans. Ind. Electron.*, vol. 60, nº 5, p. 1884-1896, mai 2013, doi: 10.1109/TIE.2012.2218553.

- [63] F. Berrezzek, « Etude des Différentes Techniques de Commande des Onduleurs à MLI Associés à une Machine Asynchrone », 2006.
- [64] M. Khair Allah, O. Mansouri, S. Charles, et A. Cherifi, « New Topology of Three-phase Three voltage levels inverter using a novel precalculated switching method », in 2008 34th Annual Conference of IEEE Industrial Electronics, nov. 2008, p. 850-854. doi: 10.1109/IECON.2008.4758064.
- [65] H. Dallagi et S. Bouzaiane, « Implementation of the PWM pre-calculated technique for elimination harmonic using microcontroller », in 2017 International Conference on Advanced Systems and Electric Technologies (IC_ASET), janv. 2017, p. 97-103. doi: 10.1109/ASET.2017.7983673.
- [66] H. S. Patel et R. G. Hoft, « Generalized Techniques of Harmonic Elimination and Voltage Control in Thyristor Inverters: Part I--Harmonic Elimination », *IEEE Trans. Ind. Appl.*, vol. IA-9, nº 3, p. 310-317, mai 1973, doi: 10.1109/TIA.1973.349908.
- [67] A. Benachour, « Commande sans Capteur basée sur DTC d'une Machine Asynchrone alimentée par Convertisseur Matriciel », 2017.
- [68] A. ABROUS, « Modélisation, commande et réalisation d'un convertisseur matriciel », 2008.
- [69] « Schatibi, « Dimensionnement des composants », Dimensionnement des composants, samedi juin 2011. http://cours-techniques. »
- [70] « «LM7815C pdf, LM7815C description, LM7815C datasheets, LM7815C view :::: ALLDATASHEET »: https://pdf1.alldatasheet.com/ ».
- [71] B. Wu et M. Narimani, High-power converters and AC drives. John Wiley & Sons, 2017.
- [72] « M. Pinard, Convertisseurs et électronique de puissance : Commande, description, mise en oeuvre Applications avec Labvi ».
- [73] F. Sargos, « IGBT Power Electronics Teaching System Principle for sizing power converters », *Appl. Note -8005 Sept.*, 2008.
- [74] « SKM100GB128D pdf, SKM100GB128D description, SKM100GB128D datasheets, SKM100GB128D view ::: ALLDATASHEET »: https://pdf1.alldatasheet.com/datasheetpdf/view/217208/SEMIKRON/SKM100GB128D.html (consulté le juill. 10, 2021).
- [75] « https://pdf1.alldatasheet.com/datasheet-pdf/view/121846/INFINEON/IKW30N60T.html Recherche Google ». https://www.google.com/search?q=https%3A%2F%2Fpdf1.alldatasheet.com%2Fdatasheet-pdf%2Fview%2F121846%2FINFINEON%2FIKW30N60T.html&ei=6xHpYNn1HIKWadiHptgP &oq=https%3A%2F%2Fpdf1.alldatasheet.com%2Fdatasheet-pdf%2Fview%2F121846%2FINFINEON%2FIKW30N60T.html&gs_lcp=Cgdnd3Mtd2l6EANK BAhBGABQuM0MWLjNDGDg1AxoAnAAeACAAaADiAGgA5IBAzQtMZgBAaABAaABAq oBB2d3cy13aXqwAQDAAQE&sclient=gws-wiz&ved=0ahUKEwiZI73txdfxAhUCSxoKHdiDCfsQ4dUDCA4&uact=5 (consulté le juill. 10, 2021).
 [76] « la 25-np sp25.pdf ». Consulté le: juill. 10, 2021. [En ligne]. Disponible sur:
- https://www.lem.com/sites/default/files/products_datasheets/la%2025-np%20sp25.pdf [77] Y.-M. Chen, « RC snubber design using Root-Loci approach for synchronous buck SMPS », 2005.
- [78] « igbtAPPguide.pdf ». Consulté le: juill. 10, 2021. [En ligne]. Disponible sur: https://www.cde.com/resources/catalogs/igbtAPPguide.pdf
- [79] http://www.emcu.eu/intro/

[80]http://www.atrylec.com/fr/electronique/stm32discovery/les_interruptions_STM32F100RB.

php.html

[81] D. Ponikvar, "Interrupts & Ports", STM32F407 Project, 2012

[82] « RM0090 Reference manual STM32F405/415, STM32F407/417, STM32F427/437 and STM32F429/439 advanced Arm®-based 32-bit MCUs ». Consulté le: août 07, 2020. [En ligne].stm32f407-417-stm32f427-437-and-stm32f429-439-advanced-arm-based-32-bit mcusstmicroelectronics.pdf.

[83] C. Noviello, Mastering STM32. Leanpub, 2015.

[84] https://perso-etis.ensea.fr//lorandel/M1_SIC/TP2.pdf.

[85] https://www.digikey.com/en/maker/projects/getting-started-with-stm32-timers-and-timer-interrupts/d08e6493cefa486fb1e79c43c0b08cc6.

[86]https://www.digikey.com/en/maker/projects/getting-started-with-stm32-introduction-to-stm32cubeide/6a6c60a670c447abb90fd0fd78008697.

[87] Sabri SEKHRI, « Contribution à la réalisation du convertisseur matriciel multiniveaux »,Mémoiredeprojetdefind'études,ENP,2018.

ANNEXES



Séquences des états de l'onduleur 3 niveaux

Le tableau suivant représente résume la succession des états pendant la première demipériode d'échantillonnage pour toutes les régions du diagramme vectoriel. Ces états s'appliquent dans l'ordre inverse sur la 2eme demi période :

Secte			Ré	gio	n 1				Ré	gio	n 2		l	Régi	on (3	l	Régi	on 4	4
ur																				
1	Ν	0	0	0	Р	Р	Р	0	0	Р	Р	Р	0	Р	Р	Р	0	Р	Р	Р
	Ν	Ν	0	0	0	Р	Р	Ν	0	0	0	Р	Ν	Ν	0	0	0	0	Р	Р
	Ν	Ν	Ν	0	0	0	Р	Ν	Ν	Ν	0	0	Ν	Ν	Ν	0	Ν	Ν	Ν	0
2	Р	Р	0	0	0	Ν	Ν	Р	0	0	0	Ν	Р	Р	0	0	0	0	Ν	Ν
	Р	Р	Р	0	0	0	Ν	Р	Р	Р	0	0	Р	Р	Р	0	Р	Р	Р	0
	Р	0	0	0	Ν	Ν	Ν	0	0	Ν	Ν	Ν	0	Ν	Ν	Ν	0	Ν	Ν	Ν
3	Ν	Ν	Ν	0	0	0	Р	Ν	Ν	Ν	0	0	Ν	Ν	Ν	0	Ν	Ν	Ν	0
	Ν	0	0	0	Р	Р	Р	0	0	Р	Р	Р	0	Р	Р	Р	0	Р	Р	Р
	Ν	Ν	0	0	0	Р	Р	Ν	0	0	0	Р	Ν	Ν	0	0	0	0	Р	Р
4	Р	0	0	0	Ν	Ν	Ν	0	0	Ν	Ν	Ν	0	Ν	Ν	Ν	0	Ν	Ν	Ν
	Р	Р	0	0	0	Ν	Ν	Р	0	0	0	Ν	Р	Р	0	0	0	0	Ν	Ν
	Р	Р	Р	0	0	0	Ν	Р	Р	Р	0	0	Р	Р	Р	0	Р	Р	Р	0
5	Ν	Ν	0	0	0	Р	Р	Ν	0	0	0	Р	Ν	Ν	0	0	0	0	Р	Р
	Ν	Ν	Ν	0	0	0	Р	Ν	Ν	Ν	0	0	Ν	Ν	Ν	0	Ν	Ν	Ν	0
	Ν	0	0	0	Р	Р	Р	0	0	Р	Р	Р	0	Р	Р	Р	0	Р	Р	Р
6	Р	Р	Р	0	0	0	Ν	Р	Р	Р	0	0	Р	Р	Р	0	Р	Р	Р	0
	Р	0	0	0	Ν	Ν	Ν	0	0	Ν	Ν	Ν	0	Ν	Ν	Ν	0	Ν	Ν	Ν
	Р	Р	0	0	0	Ν	Ν	Р	0	0	0	Ν	Р	Р	0	0	0	0	Ν	Ν

B

Etats de commutation

Vu que les modules PWM intégrés dans les cartes de développement ne peuvent générer que des signaux de forme « 010 ou 101 », Les tableau A11 A12 A13 A14 indiquent la forme des fonctions logiques associées aux interrupteurs des demi-bas supérieurs, sur une période d'échantillonnage pour première deuxième troisième quatrième région dans le premier secteur respectivement et un tableau B11 pour la première région dans le deuxième secteur .

Tableau A11 :Signaux des interrupteurs pour la première région du premier secteur

								Ts						
				<i>T</i> s/2							Ts/2	2		
	$\frac{Tz}{6}$	$\frac{Ty}{4}$	$\frac{Tx}{4}$	$\frac{Tz}{6}$	$\frac{Ty}{4}$	$\frac{Tx}{4}$	$\frac{Tz}{6}$	$\frac{Tz}{6}$	$\frac{Tx}{4}$	$\frac{Ty}{4}$	$\frac{Tz}{6}$	$\frac{Tx}{4}$	$\frac{Ty}{4}$	Tz
<i>K</i> ₁₁	0	4	4	0	4	4	0	0	4	4	0	4	4	0
<i>K</i> ₂₁														
<i>K</i> ₁₂														
<i>K</i> ₂₂														
<i>K</i> ₁₃														
<i>K</i> ₂₃														

						Ts				
			Ts/2					<i>T</i> s/2		
	<i>T</i> y/4	<i>T</i> x/4	Tz/2	<i>T</i> y/4	<i>T</i> x/4	<i>T</i> x/4	Ty/4	Tz/2	<i>T</i> x/4	<i>T</i> y/4
<i>K</i> ₁₁										
<i>K</i> ₂₁										
<i>K</i> ₁₂										
<i>K</i> ₂₂										
<i>K</i> ₁₃										
<i>K</i> ₂₃										

Tableau A12 :Signaux des interrupteurs pour la deuxième région du premier secteur

Tableau A13 :Signaux des interrupteurs pour la troisième région du premier secteur

					Ts			
		Т	s/2			$T_{\rm S}$	5/2	
	Tz/4	Tx/2	Ту/2	<i>T</i> z/4	Tz/4	Ту/2	Tx/2	Tz/4
<i>K</i> ₁₁								
<i>K</i> ₂₁								
<i>K</i> ₁₂								
K ₂₂								
<i>K</i> ₁₃								
<i>K</i> ₂₃								

					Ts			
		Т	s/2			$T_{ m S}$	/2	
	Tz/4	Tx/2	Ту/2	Tz/4	Tz/4	Ту/2	<i>T</i> x/2	Tz/4
<i>K</i> ₁₁								
<i>K</i> ₂₁								
<i>K</i> ₁₂								
<i>K</i> ₂₂								
<i>K</i> ₁₃								
<i>K</i> ₂₃								

Tableau A14 :Signaux des interrupteurs pour la quatrième région du premier secteur

Tableau B11 : Signaux des interrupteurs pour la première région du deuxième secteur

							7	` S						
				<i>T</i> s/2							<i>T</i> s/2			
	$\frac{Tz}{6}$	$\frac{Ty}{4}$	$\frac{Tx}{4}$	$\frac{Tz}{6}$	$\frac{Ty}{4}$	$\frac{Tx}{4}$	$\frac{Tz}{6}$	$\frac{Tz}{6}$	$\frac{Tx}{4}$	$\frac{Ty}{4}$	$\frac{Tz}{6}$	$\frac{Tx}{4}$	$\frac{Ty}{4}$	$\frac{Tz}{6}$
<i>K</i> ₁₁														
<i>K</i> ₂₁														
<i>K</i> ₁₂														
K ₂₂														
<i>K</i> ₁₃														
<i>K</i> ₂₃														

C

Caractéristiques de la STM32F4-Discovery a) Présentation de la carte

Dans ce chapitre nous allons simuler et optimiser les performances de la SRG. L'objectif de cette optimisation est d'obtenir la puissance nominale, minimiser les ondulations du couple électromagnétique, minimiser la pénalité et augmenter le rendement. Pour cela une étude de l'influence des paramètres de commande sur les performances de la machine est effectuée.

La simulation pour différents points de fonctionnement (vitesse de rotation de la SRG) avec plusieurs combinaisons des angles de commande sur une plage déterminée est réalisée.

STM32F4 fonctionne à une fréquence élevée de 168 MHz, prend en charge des instructions DSP (Digital Signal Processing) en un seul cycle et dispose d'une unité de calcul en virgule flottante FPU (Floating Point Unit).

Elle est construite autour d'un microcontrôleur ARM Cortex M4FSTM32F407VGT6 32bit doté d'1 Mo de Flash, 192 Ko de RAM, despériphériques avancés pour les applications d'imagerie, de connectivité, d'encryptage, elle comporte également [26] (figure A.1):

• Un connecteur ST-LINK/V2 intégré qui offre la possibilité d'utiliser le connecteur

USB d'alimentation pour la programmation et le debuging

- Un connecteur USB pour l'alimentation 5V
- Des sorties 3V et 5V pour les applications externes
- Un accéléromètre 3 axes ST MEMS LIS3DSH
- Un micro MP45DT02 pour enregistrer des sons
- Un capteur audio (microphone) digital omnidirectionnel ST MEMS MP45DT02
- Un DAC (Digital to Analog Converter) audio avec haut-parleur de classe D intégré

• Deux LEDs : LD1 (rouge/vert) pour la communication USB, LD2 (rouge) pour la mise sous tension 3.3 V

- Quatre LEDs Utilisateur : LD3 (orange), LD4 (vert), LD5 (rouge) et LD6 (bleu)
- 2 LEDs USB OTG (USB On-The-Go) : LD7 (vert) VBUS, LD8 (rouge) surintensité
- Deux boutons poussoirs (utilisateur et réinitialisation)
- Interface USB OTG avec connecteur micro-AB
- En-têtes d'extension pour les E/S pour une connexion rapide à la carte
- Logiciel gratuit, complet et comprenant une variété d'exemples, constituant le package

logiciel STM32CubeF4.



Figure C.1 : Différents composants de la carte STM32F4-Discovery

b) Architecture du microprocesseur

Le coeur de la STM32F4-Discovery (ARM-Cortex M4) est un coeur 32-bits supportant 16 registres. Il a une architecture Harvard (un bus pour les données et un bus pour les instructions), et un modèle Load-Store pour accéder aux données de la mémoire. Ce microprocesseur supporte le jeu d'instruction Thumb-2 et les instructions peuvent être exécutées sur des variables 8bits (octet), 16bits (demi-mot) ou 32bits (mot). Cette carte opère sur deux modes : le mode Thread et le mode Handler. De plus, le coeur inclut quelques périphériques et interfaces spécifiques : un contrôleur d'interruption (NVIC = Nested Vectored Interrupt Controller), un bloc de contrôle du coeur (SCB = System Control Block), un timer (le systick timer), une unité de protection de la mémoire (MPU = Memory Protection Unit) et une unité de traitement des fractions (FPU = floating point unit).

D

Description de l'interface du Cube IDE System Workbench

D.1.Création du projet :

1 - Démarrez STM32CubeIDE et une fenêtre vous demandera de choisir votre espace de travail. Dans les IDE basés sur Eclipse, un espace de travail est simplement un répertoire sur votre ordinateur où vous conservez tous vos fichiers de projet. Spécifier le dossier qui va contenir l'espace de travail et cliquer sur Lancer.

IDE STM32CubelDE Launcher		\times
Select a directory as workspace		
STM32CubeIDE uses the workspace directory to store its preferences and development an	tifacts	
Workspace: C:\Users\RYADH\Desktop\spwm	~	Browse
Use this as the default and do not ask again		
✓ Recent Workspaces		
spwm		
SVPWMMM		
pleine		
mlicalc		
<u>aaa</u>		
essai 2		
svmmm		
bipolaire		
<u>bi pol</u>		
hh		
Launch		Cancel

New Open File. Open Projects from File System Recent Files Close Editor Close Editor Save A Save A Save A Recent Revert Move	Alt+Shift+N > Ctrl+W Ctrl+Shift+W Ctrl+Shift+S Ctrl+Shift+S	Madel Poject with Disting Code Cole+ Poject Start Poject with Disting Code Start Poject Start Poject Start Poject Start Poject. Conte a New STM32 project Source Folder Source Folder Source Folder	belDE	
Open Fiele Open Projects from File System Recert Files Close All Editors Save As Save As Save As Save As Save As Move	Ctrl+W Ctrl+Shift+W Ctrl+S Ctrl+Shift+S	C(++ Project SMM2 Project from an Existing STM22CubeMX Configuration File (.icc) Project Crate a New STM22 project Source Folder Folder Folder	ibelDE	
Open Projects from File System Recent Files Close Editor Close Editor Close All Editors Save Al Save Al Novet	Ctrl+W Ctrl+Shift+W Ctrl+S Ctrl+Shift+S	SMD2 Project SMD2 Project from an Existing STM22CubeMt Configuration File (Jac) Project Create a New STM32 project Secure Folder Folder Folder	ibelDE	
Recent Files Close All Editors Close All Editors Save As Save All Revent Move	Ctrl+W Ctrl+Shift+W Ctrl+Shift+S Ctrl+Shift+S	STM32 Project from an Existing STM32 CubeMX Configuration File (acc) Project. Create a New STM32 project Source Folder Folder Folder	ibelDE	
Close Editor Close All Editors Save Save All Revert Move	Ctrl+W Ctrl+Shift+W Ctrl+S Ctrl+S	Project Create a New STM32 project Source Folder Folder Folder	ibeIDE	
Close All Editors Save Save As Save All Revert Move	Ctrl+Shift+W Ctrl+S Ctrl+Shift+S	Source Folder	IDEIDE	
Save Save As Save All Revert Move	Ctrl+S Ctrl+Shift+S	Folder		
Save As Save All Revert Move	Ctrl+Shift+S			
Save All Revert Move	Ctrl+Shift+S	Source File		
Revert Move		h Header File		
Move		File from Template		Support & Community
Move		3 Class	-772	Support a Community
O service a		Other Ctrl+N	port Import	-
Referch	F2	project STM32CubeMX	or example	Twitter ST Home
Convert Line Delimiters To	10	configuration file Tr	JeSTUDIO	Facebook ST Community
Convert Line Delinities to	,	(.ioc)	project	Youtube ST Longevity Com
Print	Ctrl+P			
Import				
Export				Standalone STM32 Tools
Properties	Alt+Enter	Quick links		Cubs
Switch Workspace	>			STM32CubeMX STM32CubeMa
Restart		Read STM32CubeIDE Documentati	on la	STM32CubeMonitor STM32CubeMo
xit				STM32CubeMon-Pwr STM32CubePro
		E4. Cetting Started with STM32CubeID		
		Getting started with s 1m32Cuberb	-	
		W/ orthog hereit with		Application Tools
		W STM32 MPU WIKI		
				eDesignSuite
		W STM32 MCO WRI		ST-MC-Suite
		Explore What's New in STM32Cube	IDE	

2-Pour Créer un projet Sélectionnez Fichier > Nouveau > Projet STM32

3-Une fenêtre de sélection de cible s'affichera. Sélectionnez l'onglet Sélecteur de carte (car notre STM est une carte de développement officiellement prise en charge) et recherchez « STM32F407G-DISC1 » la barre de recherche. Vous devriez voir apparaître la carte Stm au centre de la douleur. Cliquez sur le nom STM32F407G-DISC1 dans le volet inférieur du milieu pour le sélectionner, puis cliquez sur Suivant.

	Example Selector	Cross Selector			
rd Filters		Features	Large Picture Docs & Resource	s 📑 Datasheet	📑 Buy
Commercial		STM32F4 Series			
Part Number STM32F407G-DISC1		STM32F407G-DISC1	STMicroelectronics STM32F407G	Discovery Kit Board Support an	d Examples
/endor		ACTIVE Active	Part Number : STM32F4DISCOVERY	Unit Price (US\$): 19.89	
Check/Uncheck All		Product is in mass production	Commercial Part Number : STM32F407G-DISC1	Mounted Device : STM32F4	107VGTx
ype ACU/MPU Series Ather Peripheral	> > > >		Ingin-performance microcontrollers, to al an ST-LINKV2-A embedded debug tool, microphone, one audio DAC with integraf USB OTO Micro-AB connector Specialized add-on boards can be conne Features On-board ST-LINKV2-1 Supply through ST-LINK USB JP1 (ddt) for current measurement	low users to develop audio applications one ST-MENS digital accelerometer. O ted class D speaker driver, LEDs, push ected by means of the extension heade	easily. It includes ne digital -buttons, and a r connectors.
	в	oards List: 1 item			Expo
			STM32F407G-DISC1 Discovery Kit	Active 19.89	SS) X Mounted Devic

4- Donnez un nom à votre projet, comme "Projet 1" et laissez les autres options à leurs valeurs par défaut. Cliquez sur Terminer.

Project Name:	Projet1	
✓ Use default	location	
Location:	C:/Users/RYADH/Desktop/ANNExe	Browse
Targeted P	roject Type	

5- Il vous sera demandé d'initialiser tous les composants dans leur mode par défaut. Cliquez sur Oui. Si vous travaillez avec une puce nue (au lieu d'une carte STM), vous pouvez cliquer sur Non ici pour avoir un meilleur contrôle sur les périphériques activés par défaut.

Il vous sera alors demandé d'ouvrir la perspective STM32CubeMX. Encore une fois, cliquez sur Oui. Une perspective dans Eclipse est un ensemble de fenêtres, de volets et de visuels qui utilisent l'EDI pour prendre en charge une fonctionnalité ou un mode de programmation particulier.



6-Après cela, vous devriez avoir la vue CubeMX ouverte, montrant un brochage de la partie STM32 que vous avez choisie (notez qu'il s'agit du microcontrôleur et non de la totalité de la carte STM). Par défaut, les périphériques et les broches doivent être activés pour prendre en charge le strict minimum des fonctionnalités de la carte STM (LED, bouton, oscillateurs et USART).



D.2.Programmation :

1-Cliquer sur clock configuration pour configurer l'horloge de la carte on peut changer la fréquence pour les timers avances 1 et 8 en changent la valeur de APB2 et le reste des timers en changent la valeur de APB1



2-La configuration des timers se fait dans le menu pinout et configuration on va sélectionner le timer 1 comme un exemple





a-Sélectionner la source d'horloge on va choisir internal clock pour utiliser la fréquence qu'on a configurer déjà si non on peut utiliser external clock.

b-Choisir le type de signal que le timer va générer dans notre cas on a besoin de générer un signal PWM.

c-Entré la valeur du prescaler.

d- Sélectionner le mode de comptage : UP-Down-Center Aligned .

e- Entrer la valeur du registre ARR.

f-Introduisez la valeur du RCR.

g-Pour générer un temps mort sélectionner Enabled pour tout les configurations disponible dans la section « Break and Dead Time Mangement » et entrer la valeur du dead time pour calculer le temps mort a générer.

h- sélectionner le mode de pwm : pwm mode1-pwm mode2.

i-Entrer la valeur du rapport cyclique (Registre CCR).

j-Sélectionner la polarité : high-low .

3-Comme une dernière étape générer le code en appuyant sur CTRL+S.


D.3.Interface d'utilisateur :

Apres génération du code notre fichier « main.c » va apparaitre.

			□ = : x: · v · · · ·			1								× :0	
Project Explorer 🔀	E#A 8 - 0 .	Projet1.ioc [main.	22									E Outline 🛛 🛞 Build 1	argets	-	
Projet1		1 V* USER CODE BEG	IN Header */								^		E Pz	K K.	●崔
Core		3										main.h			
2 Drivers		4 * @file	: main.c									 bi2c1:12C blandl 	aTurneDef		
Middlewares		6	r nam program body									 hi2s3 : I2S Handle 	TypeDef		
😕 USB_HOST		7 * @attention										hspi1: SPI Handle	TypeDef		
vx Projet1.ioc		8 *										htim1: TIM Hand	lleTypeDef		
STM32F407VGTX_FLASH.id		9 * <h2><center>©: Copyright (c) 2021 STMicroelectronics.</center></h2>										+ SystemClock_Con	fig(void) : void		
STM32F407VGTX_RAM.Id		11 * Hat Fagnas reserved. Arcenter Armer										H ^S MX_GPIO_Init(voi	d) : void		
		12 * This software component is licensed by ST under Ultimate Liberty license										H ^{\$} MX_I2C1_Init(void	0 : void		
2		13 "SLA0044, the "License"; You may not use this file except in compliance with the bid open of the second second second second seco										MX_I2S3_Init(void) : void		
		14 " the License. You may obtain a copy of the License at: 15 " mar.st.com/SiaDada										H ^S MX_SPI1_Init(void	(): void		
		16 *										⊕ [®] MX_TIM1_Init	-4		
		17										⊕ MX_US8 /	d) : voi	8	
		18 */ 100 // UEER CORE BUD Manden X/										e main(vc	1		
		199/* USEK CUDE ERU Reader */ 20 /* TroLudes **/										System	Leid		
		21 finclude "main.h"										• MX_12C1_			
		22 #include "usb_host.h"										 MX_I2SS_Init(veilage) 	,		
		23 28 /* Privata includar										MA_SPI1_Init(void) S MAY TRAT Init(void)): void		
		25 /* USER CODE BEGIN Includes */										 MX_INVI_INIt(voi MX_CRI0_leit/usi 	d):void		
		26				_) /						Fror Handler(voi	d) : void		
		27 /* USER CODE END	Includes */									assert failed(uint)	t*. uint32 t) : ve	id	
		20 20@ /* Private typedef*/										/ association			
		30 /* USER CODE BEGIN PTD */													
		31													
		32 /* USER CODE END PTD */													
		33 340 /* Private define													
		35 /* USER CODE BEGIN PD */													
		36 /* USER CODE END PD */													
		37 389 /t Poluste mice													
		39 /* USER CODE BEGIN PM */													
		40													
		41 /* USER CODE END	PH */												
		42 42 /* Deluate vania	lar				*/								
		44 T2C HandleTyneDe	hi2c1:								~				
	15	Problems 🕮 🧔 Tasks 😉 Console 🥅 Properties							🕄 📠 Static Sta	ck Analyzer				đ	8 ^{co} c
	0 8	ems					-								
	D	scription	Ke	source	Path	Location	lype	Memory Region	5 Memory Details						
								Region	Start address	End address	Size	Free	Used	Usage	e (%)
						5									
						5									
								1							
								·							

barre d'outils
 explorateurs de projets
 éditeurs de code

4 debuger/assembleur 5 zone de messages

D.4.Barre d'outils :

Les éléments essentiels de la barre d'outils sont :

1 ouvrir un nouveau projet

2 enregistrer le projet

3 compiler le projet

4 gestionnaires du mode Debug : ce mode permet de vérifier le programme pas à pas, ainsi de manipuler les variables et les registres à travers l'assembleur

5 lancer et exécuter le programme (la carte doit être connectée au générateur de code : PC par exemple)



D.5.Explorateur de projets :

L'explorateur de projet contient les éléments suivants : 1 le projet

2 librairie (Standard-Periph Library) : contenant deux sous-dossier : inc et src (seront développés plus tard)

3 inc : dossier contenant les codes sources des entêtes (fichiers .h) utilisées dans le fichier source

4 src : dossier contenant les fichiers de type **.c** (tel que le main.c qui contient le programme principal)

5 Startup : contient le fichier assembleur (.s) du projet

6 Debug : contient le fichier exécutable du projet

7 CMSIS (Cortex Microcontroller Software Interface Standard) : est conçue pour permettre la combinaison de composants logiciels provenant de plusieurs développeurs de microcontrôleur.



D

Face BOTTOM du circuit imprimé

La figure suivante présente la vue 3D de la carte imprimée virtuelle, tel que : - Les carrés rouges représentent les dissipateurs thermiques (radiateurs), tandis que les verts ne sont que des borniers de 3 connexions.



Figure D-1 : Vue 3D de la carte imprimée virtuelle.

Figure D-2 : Radiateurs des IGBTs du point milieu.